



A Scalable Single-Source 17-Level Inverter with Eightfold Voltage Gain, Low TSV, Reduced Switch Count, and Soft-Charging Capability

Hossein Mansourizadeh¹ | Majid Hoseinpour^{2*} | Ali Seifi³ | Ebrahim Tavassoli⁴

1. M.Sc., Department of Electrical Engineering, University of Mohaghegh Ardabili, Ardabil, Iran. Email: h.mansourizadeh@student.uma.ac.ir

2. Corresponding Author, Associate Professor, Department of Electrical Engineering, University of Mohaghegh Ardabili, Ardabil, Iran. Email: hoseinpour.majid@uma.ac.ir

3. Ph.D., Department of Electrical Engineering, University of Mohaghegh Ardabili, Ardabil, Iran. Email: aliseifi.a.s.g@uma.ac.ir

4. M.Sc., Department of Electrical Engineering, University of Mohaghegh Ardabili, Ardabil, Iran. Email: ebrahim.tavassoli@gmail.com

ARTICLE INFO

Article type:
Research Paper

Article History:

Received: 12 December 2025

Revised: 29 December 2025

Accepted: 25 February 2026

Published Online: 22 June 2026

Keywords:

Switched-capacitor inverter,
Eightfold voltage gain,
Soft charging,
Low total standing voltage,
Reduced switch count.

ABSTRACT

This paper proposes a 17-level switched-capacitor inverter with an eightfold voltage boosting capability and a soft-charging mechanism. A key challenge in existing 17-level structures is achieving high voltage gain, low device count, low voltage stress, and inrush current limitation at the same time. The proposed topology employs 10 switches, 5 diodes, and 5 capacitors, reducing the number of gate drivers and control complexity while minimising required heat sinks. Only five independent control signals are needed to drive five switch pairs. The main novelty is a single-source 17-level inverter with eightfold voltage gain and soft charging using only one small shared inductor. By using an appropriate charging sequence and a small inductor in the common capacitor-charging path, the inrush current is effectively limited, and the capacitor-charging process becomes soft without requiring an inductor bypass diode, multiple inductors, or auxiliary external units. These features reduce voltage and current stresses on components, improve reliability, and decrease overall system cost. The proposed inverter does not require pre-charged capacitors, and capacitor voltage balancing is achieved automatically and rapidly. The topology is designed so that the total standing voltage (TSV) is limited to $5.8V_{max}$, indicating reduced device voltage ratings; moreover, only two components withstand the maximum output voltage. Operating principles, capacitor sizing, soft-charging analysis, and loss calculations are presented, along with a comprehensive comparison with similar structures for voltage gain, component count, voltage stress, and inrush current. Simulation (*MATLAB/Simulink*) at 530 W, and both steady-state and dynamic experimental tests, validate the effectiveness of the proposed inverter under different load conditions and modulation indices.

Cite this article: Mansourizadeh, H.; Hoseinpour, M.; Seifi, A. & Tavassoli, E. (2026). A Scalable Single-Source 17-Level Inverter with Eightfold Voltage Gain, Low TSV, Reduced Switch Count, and Soft-Charging Capability. *Journal of Sustainable Energy Systems*, 5 (3), 549-578. DOI: <http://doi.org/10.22059/ses.2026.411082.1215>



© Hossein Mansourizadeh, Majid Hoseinpour, Ali Seifi, Ebrahim Tavassoli

Publisher: University of Tehran Press.

DOI: <http://doi.org/10.22059/ses.2026.411082.1215>

Introduction

Multilevel inverters have attracted significant attention in recent years due to their ability to generate high-quality output waveforms with reduced harmonic distortion, lower electromagnetic interference, and improved efficiency. Among various multilevel inverter topologies, switched-capacitor (SC)-based structures have emerged as a promising solution due to their inherent voltage-boosting

capability without the need for bulky transformers or multiple isolated DC sources. However, conventional SC multilevel inverters often face several challenges, including a large number of power switches and capacitors, high total standing voltage (TSV), severe inrush currents during capacitor charging, complex control strategies, and the need for pre-charging circuits or auxiliary components. In particular, inrush current during capacitor charging can impose excessive current stress on switches and diodes, reduce system reliability, and shorten component lifetime. Additionally, many reported high-voltage gain topologies achieve voltage boosting at the expense of increased component count and control complexity. Thus, there is still a need for a compact single-source topology that can address these issues simultaneously. Therefore, developing a multilevel inverter structure that simultaneously offers high voltage gain, reduced component count, low TSV, soft capacitor charging, and simple control remains a critical research objective. This paper addresses these challenges by proposing a novel 17-level switched-capacitor inverter topology that achieves an eightfold voltage gain with fewer switches and a soft-charging mechanism. The proposed structure fills this gap by combining high gain, fewer devices, and limited charging current.

Materials and Methods

The proposed inverter topology consists of 10 power switches, 5 diodes, and 5 capacitors, arranged to generate 17 output voltage levels with a voltage gain of 8 times the input DC source voltage. A key feature of the proposed structure is that only five independent control signals are required to drive five pairs of switches, significantly simplifying the control strategy and reducing the number of gate drivers. To mitigate the inrush current problem, a small inductor is placed in the common charging path of the capacitors. Combined with an appropriate switching sequence, this inductor enables soft charging of all capacitors without the need for bypass diodes, multiple inductors, pre-charged capacitors, or auxiliary charging circuits. The topology's inherent operation automatically balances the capacitor voltages. Analytical investigations are carried out to explain the operating modes, capacitor voltage levels, and charging paths. Capacitor sizing criteria are derived to ensure voltage stability and acceptable ripple under different load conditions. Furthermore, power-loss analysis, including conduction and switching losses, is performed to evaluate the proposed inverter's efficiency. The total standing voltage (TSV) is calculated to assess device voltage stress. In this study, MATLAB/Simulink was used to develop the simulation model of the proposed 17-level switched-capacitor inverter and to verify its operating principles, capacitor voltage balancing, soft-charging mechanism, and output voltage performance under different load conditions and modulation indices.

Results

The analytical results demonstrate that the proposed inverter achieves a voltage gain of 8 while maintaining a lower component count than conventional 17-level switched-capacitor inverters. The calculated TSV of the structure is only $5.8V_{\max}$, which is considerably lower than that of many comparable topologies reported in the literature. Moreover, only two components are required to withstand the maximum output voltage, reducing voltage stress and lowering the cost of power devices. These results confirm the compactness and low-stress nature of the proposed design. Simulation studies are conducted in *MATLAB/Simulink* to validate the theoretical analysis. The inverter is simulated at a nominal power of 530 W under various load conditions and modulation indices. The simulation results confirm the correct generation of 17 output voltage levels with low distortion and stable capacitor voltages. The proposed soft-charging mechanism effectively limits inrush current during startup and dynamic operation, resulting in smoother transient responses and reduced current peaks. This verifies the effectiveness of the proposed charging path in reducing current stress. Experimental validation is performed through steady-state and dynamic tests on a laboratory prototype. The experimental waveforms closely match the simulation results, confirming the effectiveness of the proposed topology and control strategy. The results show improved efficiency, reduced switching stress, and reliable operation under load variations and modulation index changes. A comprehensive comparison with recently reported multilevel inverter topologies highlights the superiority of the proposed structure in terms of voltage gain, number of components, TSV, inrush current mitigation, and control simplicity.

Discussion and Conclusion

The results clearly indicate that the proposed 17-level switched-capacitor inverter successfully addresses several key limitations of conventional SC-based multilevel inverters. The combination of high voltage gain, reduced number of switches, low TSV, and soft-charging capability leads to improved efficiency, enhanced reliability, and lower system cost. Therefore, the proposed topology provides a balanced solution between performance and circuit simplicity. Unlike many existing topologies, the proposed inverter does not require pre-charging circuits or auxiliary components, thereby further simplifying implementation and increasing robustness. The fast, automatic capacitor voltage balancing, together with the use of only five control signals, makes the proposed topology particularly suitable for practical applications. Reduced voltage stress on switches and diodes extends component lifetime and enables the use of devices with lower voltage ratings. Overall, the proposed inverter is a strong candidate for applications such as renewable energy systems, distributed generation, and electric vehicle power conversion, where high voltage gain, compact structure, and reliable operation are essential. Future work may focus on extending the topology to higher voltage levels and on investigating advanced modulation techniques to enhance performance further.



اینورتر ۱۷ سطحی توسعه‌پذیر با بهره‌ و ولتاژ هشت‌برابری، ولتاژ مسدودکنندگی کم، تعداد کلید کاهش یافته و قابلیت شارژ نرم

حسین منصوری‌زاده^۱ | مجید حسین‌پور^{۲*} | علی سیفی^۳ | ابراهیم توسلی^۴

۱. کارشناسی ارشد مهندسی برق قدرت، دانشگاه محقق اردبیلی، اردبیل، ایران. رایانامه: h.mansourizadeh@student.uma.ac.ir
۲. نویسنده مسئول، دانشیار گروه مهندسی برق، دانشگاه محقق اردبیلی، اردبیل، ایران. رایانامه: hoseinpour.majid@uma.ac.ir
۳. دکتری مهندسی برق قدرت، دانشگاه محقق اردبیلی، اردبیل، ایران. رایانامه: aliseifi.a.s.g@uma.ac.ir
۴. کارشناسی ارشد مهندسی برق قدرت، دانشگاه محقق اردبیلی، اردبیل، ایران. رایانامه: ebrahim.tavassoli@gmail.com

اطلاعات مقاله

چکیده

نوع مقاله:

پژوهشی

تاریخ‌های مقاله:

تاریخ دریافت: ۱۴۰۴/۰۹/۲۱

تاریخ بازنگری: ۱۴۰۴/۱۰/۰۸

تاریخ پذیرش: ۱۴۰۴/۱۲/۰۶

تاریخ انتشار: ۱۴۰۵/۰۴/۰۱

کلیدواژه:

اینورتر کلیدزنی خازنی، بهره‌ و ولتاژ هشت‌برابری، شارژ نرم، ولتاژ مسدودکنندگی کل (TSV) کم، کاهش تعداد کلیدها.

در این مقاله، یک اینورتر ۱۷ سطحی مبتنی بر کلیدزنی خازنی با قابلیت افزایش توان با ولتاژ ارائه شده است. ساختار پیشنهادی شامل ۱۰ کلید، ۵ دیود و ۵ خازن است و کاهش تعداد کلیدها به کاهش تعداد درایورها، ساده‌سازی راهبرد کنترلی و کاهش تعداد سینک‌های حرارتی مورد نیاز منجر می‌شود. در این ساختار، تنها پنج سیگنال کنترلی منفرد برای هدایت پنج جفت کلید کافی است. طراحی مدار به گونه‌ای انجام شده است که با استفاده از توالی شارژ مناسب و به‌کارگیری یک سلف کوچک در مسیر مشترک شارژ خازن‌ها، جریان هجومی به طور مؤثر محدود شده و فرایند شارژ خازن‌ها بدون نیاز به دیود بای‌پس سلف، سلف‌های متعدد یا واحدهای کمکی خارجی، به صورت نرم انجام می‌شود. این ویژگی‌ها علاوه بر کاهش تنش‌های ولتاژ و جریان در ادوات قدرت، موجب افزایش عمر مفید آن‌ها و کاهش هزینه کلی سیستم می‌شود. ساختار پیشنهادی نیازی به خازن‌های پیش‌شارژ ندارد و تعادل ولتاژ بین خازن‌ها به صورت خودکار و سریع برقرار می‌شود. همچنین، ولتاژ مسدودکنندگی کل ساختار (TSV) برابر با $5.8V_{max}$ بوده که بیانگر نیاز به تجهیزات قدرت با سطح ولتاژ نامی پایین‌تر است، به طوری که تنها دو تجهیز حداکثر ولتاژ خروجی را تحمل می‌کنند. در ادامه، اصول عملکرد مدار، تعیین ظرفیت خازن‌ها، تحلیل شارژ نرم و محاسبات تلفات ارائه شده و مقایسه‌ای جامع با ساختارهای مشابه از نظر بهره‌ و ولتاژ، تعداد اجزا، تنش ولتاژ و جریان هجومی انجام شده است. در نهایت، شبیه‌سازی در محیط MATLAB/Simulink با توان نامی ۵۳۰ وات و نتایج آزمایشگاهی مانا و پویا، صحت عملکرد و قابلیت کاربرد ساختار پیشنهادی را در شرایط مختلف بار و اندیس مدولاسیون تأیید می‌کنند.

استناد: منصوری‌زاده، حسین؛ حسین‌پور، مجید؛ سیفی، علی و توسلی، ابراهیم (۱۴۰۵). اینورتر ۱۷ سطحی توسعه‌پذیر با بهره‌ و ولتاژ هشت‌برابری، ولتاژ مسدودکنندگی کم، تعداد کلید کاهش یافته و قابلیت شارژ نرم. *فصلنامه سیستم‌های انرژی پایدار*، ۵ (۳) ۵۴۹-۵۷۸.

DOI: <http://doi.org/10.22059/ses.2026.411082.1215>

ناشر: مؤسسه انتشارات دانشگاه تهران.

© حسین منصوری‌زاده، مجید حسین‌پور، علی سیفی، ابراهیم توسلی

DOI: <http://doi.org/10.22059/ses.2026.411082.1215>



۱. مقدمه

انرژی‌های تجدیدپذیر و وسایل نقلیه الکتریکی به عنوان راهکارهای مؤثر در کاهش آثار مخرب زیست‌محیطی شناخته می‌شوند و عملکرد آن‌ها به انتقال توان الکتریکی از طریق شبکه و استفاده از مبدل‌ها و اینورترها وابسته است. افزایش نگرانی‌های زیست‌محیطی، محدودیت منابع فسیلی و ضرورت کاهش انتشار کربن، توسعه سامانه‌های انرژی پاک و مبدل‌های توان پربازده را به یکی از محورهای اصلی پژوهش‌های اخیر تبدیل کرده است [۱]. در این میان، نقش مبدل‌های الکترونیک قدرت تنها به تبدیل ولتاژ محدود نیست و در یکپارچه‌سازی منابع تولید، ذخیره‌سازها و بارهای مختلف در ساختارهایی مانند هاب انرژی نیز بسیار تعیین‌کننده است [۲]. در این میان، اینورترهای چندسطحی به دلیل قابلیت تولید ولتاژ خروجی تقویت‌شده با کیفیت موج بالا و نزدیک به سینوسی، همراه با کاهش قابل توجه تنش dv/dt بر ادوات سوئیچینگ، کاربرد گسترده‌ای یافته‌اند [۳ - ۵]. با وجود کاربرد گسترده اینورترهای چندسطحی مرسوم نظیر نقطه خنثی مهارشده (NPC)، خازن شناور (FC) و پل H آبشاری (CHB)، این ساختارها با چالش‌هایی از جمله پیچیدگی کنترلی، مشکل تعادل ولتاژ خازن‌ها، افزایش تعداد ادوات و عدم قابلیت ذاتی تقویت ولتاژ مواجه‌اند. از این‌رو، در کاربردهای با ولتاژ ورودی پایین، استفاده از مبدل‌های DC-DC مجزا اجتناب‌ناپذیر بوده که موجب افزایش تلفات و کاهش راندمان می‌شود [۶]. در این راستا، اینورترهای چندسطحی مبتنی بر کلیدزنی خازنی به عنوان راهکاری کارآمد برای رفع محدودیت‌های ساختارهای مرسوم معرفی شده‌اند. این اینورترها با استفاده از آرایش سری موازی خازن‌ها، امکان تولید سطوح ولتاژی متعدد همراه با قابلیت تقویت تک‌مرحله‌ای ولتاژ خروجی را با یک منبع DC واحد فراهم می‌کنند. حذف مبدل‌های DC-DC مجزا، عدم نیاز به عناصر مغناطیسی حجیم، تعادل خودکار ولتاژ خازن‌ها، کاهش تنش ولتاژ ادوات و بهبود کیفیت موج خروجی از مهم‌ترین مزایای این ساختارها به شمار می‌رود. از این‌رو، اینورترهای چندسطحی کلیدزنی خازنی در مطالعات اخیر در انرژی‌های تجدیدپذیر و وسایل نقلیه الکتریکی مورد توجه گسترده قرار گرفته‌اند [۷ - ۹]. گسترش کاربرد سامانه‌های فتوولتائیک در حوزه‌هایی مانند فتوولتائیک [۱۰] و سامانه‌های آب‌شیرین‌کنی مبتنی بر فتوولتائیک و اسمز معکوس [۱۱] نیز اهمیت استفاده از اینورترهای فشرده، پربازده و دارای قابلیت افزایش ولتاژ را افزایش داده است. از آنجا که خروجی بسیاری از منابع تجدیدپذیر، به‌ویژه منابع فتوولتائیک، ماهیت کم‌ولتاژ دارد، دستیابی به بهره ولتاژ بالا بدون استفاده از مبدل‌های افزایشنده مجزا، یکی از الزامات مهم در طراحی اینورترهای چندسطحی جدید محسوب می‌شود.

بر اساس مطالب یادشده، پژوهش‌های اخیر عمدتاً بر طراحی ساختارهایی متمرکز شده‌اند که بتوانند با تعداد منابع و ادوات کمتر، سطوح ولتاژی بیشتر، بهره ولتاژ بالاتر و تنش ولتاژ محدودتری را فراهم کنند. در سال‌های اخیر، ساختارهای متعددی از اینورترهای چندسطحی مبتنی بر کلیدزنی خازنی با هدف بهبود بهره ولتاژ، کاهش تنش ادوات و افزایش تعداد سطوح ولتاژ خروجی ارائه شده‌اند. برای نمونه، ساختارهایی با قابلیت تقویت ولتاژ، کاهش تعداد اجزا و تعادل خودکار ولتاژ خازن‌ها مورد توجه قرار گرفته‌اند؛ چنان که در پژوهش Hussan و همکاران (۲۰۲۶) یک اینورتر چندسطحی کلیدزنی خازنی با قابلیت افزایش سه‌برابری ولتاژ و کاهش تعداد اجزا معرفی شده است [۱۲]. یک ساختار هفت‌سطحی با قابلیت افزایش ولتاژ و کاهش تنش ادوات در پژوهش Prasadarao و همکاران (۲۰۲۳) معرفی شده است که با وجود نیاز به نه کلید قدرت، تنها به بهره ولتاژ ۱/۵ برابری دست می‌یابد و از این‌رو از نظر پیچیدگی و کارایی چندان مطلوب نیست [۱۳]. یک ساختار هفت‌سطحی کلیدزنی خازنی با بهره سه‌برابری و قابلیت شارژ نرم در پژوهش Karakiliç و Memiş (۲۰۲۵) ارائه شده است که استفاده از واحد تمام‌پل موجب اعمال بیشینه تنش ولتاژ به چهار کلید آن می‌شود و نیاز به دو سلف مستقل به همراه دیود بای‌پس برای محدودسازی جریان هجومی، حجم و پیچیدگی ساختار را افزایش می‌دهد [۱۴]. یک ساختار نه‌سطحی با بهره چهاربرابری در پژوهش Kumar و همکاران (۲۰۲۵) ارائه شده است که به دوازده کلید قدرت نیاز دارد و در سه کلید آن تنش ولتاژ برابر با بیشینه ولتاژ خروجی اعمال می‌شود، در حالی که مکانیزم مؤثری برای محدودسازی جریان هجومی شارژ خازن‌ها در نظر گرفته نشده است [۱۵]. در پژوهش Ahmed و همکاران (۲۰۲۴) [۱۶] یک ساختار سیزده‌سطحی با بهره سه‌برابری و شارژ نرم بدون عناصر مغناطیسی معرفی شده است، اما تعداد زیاد ادوات، نیاز به چهار کلید با تنش برابر با بیشینه ولتاژ خروجی و محدودسازی جریان شارژ از طریق افزایش مقاومت‌های پارازیتی که به کاهش راندمان کلی منجر می‌شود، کاربرد عملی آن را محدود می‌کند. ساختار

سبزه سطحی ارائه شده در پژوهش Siddique و همکاران (۲۰۲۴) [۱۷] با وجود افزایش تعداد سطوح، به دلیل بهره و لتاژ کم و برابر با ۳، نیاز به دوازده کلید قدرت و عدم پیش‌بینی سازوکار مناسب برای محدودسازی جریان هجومی با محدودیت‌های قابل توجهی مواجه است [۱۸-۱۹].

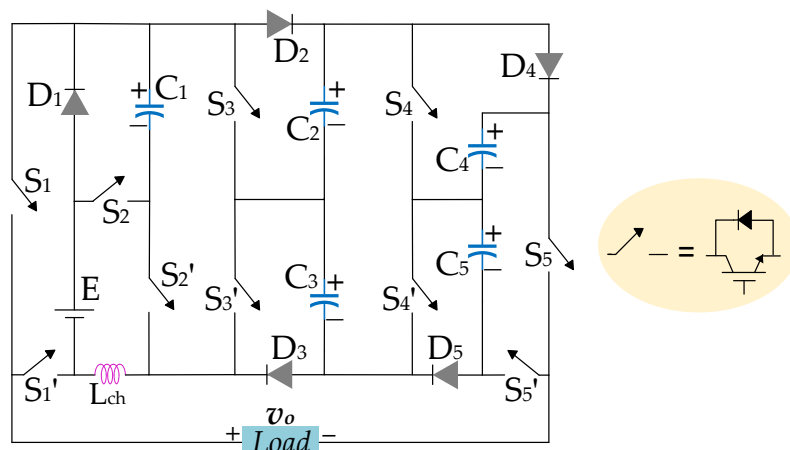
ساختارهای ۱۷ سطحی کلیدزنی خازنی با دو منبع ولتاژ و بهره واحد در منابع [۲۰-۲۱] ارائه شده‌اند. این ساختارها به دلیل عدم توانایی در افزایش ولتاژ خروجی و نیاز به دو منبع مستقل، هزینه و پیچیدگی بالاتری دارند و جریان هجومی در آن‌ها محدود نشده است که می‌تواند موجب کاهش عمر عناصر نیمه‌هادی شود. ساختارهای ۱۷ سطحی با بهره دوبرابری در [۲۲-۲۵] ارائه شده‌اند. در ساختارهای [۲۲-۲۳] همچنان نیاز به دو منبع مستقل وجود دارد و جریان هجومی محدود نشده است. ساختارهای [۲۴-۲۵] با وجود بهره دوبرابری، تعداد عناصر نسبتاً زیادی دارند که باعث افزایش حجم، هزینه و پیچیدگی مدار می‌شود. ساختارهای ۱۷ سطحی با قابلیت افزایش چهار برابری در [۲۶-۳۱] معرفی شده‌اند. در ساختارهای [۲۶]، [۲۷] و [۳۰] تعداد عناصر زیاد است و این موضوع چگالی توان را کاهش می‌دهد. در ساختارهای [۲۸]، [۲۹] و [۳۱] سه یا چهار نیمه‌هادی بیشینه ولتاژ خروجی (V_{max}) را تحمل می‌کنند و ولتاژ مسدودکنندگی کل (TSV) بسیار زیاد است، که محدودیت کاربرد حتی در ولتاژهای کم را ایجاد می‌کند. ساختارهای ۱۷ سطحی با بهره هشت‌برابری در [۳۲-۳۸] ارائه شده‌اند. در پژوهش‌های [۳۳] و [۳۵] تعداد عناصر بیش از حد زیاد است، جریان هجومی در [۳۳-۳۸] محدود نشده و مقدار TSV در [۳۳]، [۳۶] و [۳۷] مقدار زیادی گزارش شده است. علاوه بر این، در ساختارهای [۳۳-۳۴] و [۳۷-۳۸] با وجود محدودسازی تنش ولتاژ هر نیمه‌هادی (MBV) به $0.5V_{max}$ ، حداقل هشت عنصر در معرض این تنش قرار دارند که می‌تواند از نظر هزینه و قابلیت اطمینان مشکل‌ساز باشد. در مجموع، این مقایسه نشان می‌دهد ساختارهای موجود اغلب با محدودیت‌هایی نظیر تعداد زیاد عناصر، جریان هجومی محدود نشده، نیاز به منابع متعدد و تنش ولتاژ زیاد مواجه هستند، که انگیزه مناسبی برای طراحی ساختار با تعداد کلید کمتر، محدودسازی جریان هجومی و کاهش TSV فراهم می‌کند. بنابراین، گپ اصلی ادبیات موجود، نبود یک ساختار ۱۷ سطحی تک‌منبعی است که بتواند هم‌زمان بهره ولتاژ بالا، تعداد کم کلید و درایور، TSV محدود و محدودسازی جریان هجومی را بدون استفاده از سلف‌های متعدد، دیوهای هرزگرد یا مدارهای کمکی فراهم کند.

یکی از چالش‌های اصلی در اینورترهای چندسطحی مبتنی بر کلیدزنی خازنی، جریان هجومی زیاد شارژ خازن‌ها در لحظه آغاز عملکرد شارژ خازن است که در صورت عدم محدودسازی، موجب افزایش تنش‌های الکتریکی و حرارتی، کاهش عمر مفید ادوات و نیاز به استفاده از قطعات با تحمل جریان بالا می‌شود [۳۹-۴۰]. این مسئله به‌ویژه در ساختارهایی که چندین خازن به صورت متوالی در حالت‌های مختلف شارژ و دشارژ می‌شوند اهمیت بیشتری دارد؛ زیرا جریان شارژ کنترل نشده می‌تواند علاوه بر کاهش قابلیت اطمینان، عملکرد عملی مدار را در توان‌های بالاتر محدود کند. رویکردهای مختلفی برای دستیابی به شارژ نرم ارائه شده‌اند که از جمله آن‌ها می‌توان به افزایش مقاومت پارازیتی در مسیر شارژ یا استفاده از حالت‌های کلیدزنی اضافی (RSS) اشاره کرد. همچنین، در برخی پژوهش‌ها روش‌هایی مانند راه‌اندازی نرم، شارژ شبه‌زونانسی یا مسیرهای کمکی برای کاهش شیب جریان خازن‌ها پیشنهاد شده است [۴۱]. با این حال، این روش‌ها غالباً به شارژ ناقص خازن‌ها، افت سطح ولتاژ، کاهش راندمان یا باقی ماندن جریان هجومی قابل توجه منجر می‌شوند [۴۲]. استفاده از سلف‌های محدودکننده جریان نیز اگرچه راهکاری مؤثر به نظر می‌رسد، اما در بسیاری از ساختارها باعث ایجاد اسپایک ولتاژ شده یا مستلزم به‌کارگیری چندین سلف و دیود هرزگرد است که پیچیدگی و هزینه مدار را افزایش می‌دهد. علاوه بر این، محدود بودن سطوح شارژ در برخی ساختارها مانع از توزیع یکنواخت جریان شارژ می‌شود و پدیده شارژ ناقص را تشدید می‌کند. بنابراین، دستیابی هم‌زمان به شارژ نرم خازن‌ها، بهره ولتاژ زیاد، تعداد سطوح خروجی بالا، کاهش تعداد ادوات و محدودسازی تنش کلیدها همچنان یکی از مسائل باز در طراحی اینورترهای چندسطحی کلیدزنی خازنی است [۴۳]. در ساختار پیشنهادی، با استفاده از تنها یک سلف کوچک و بدون نیاز به دیود هرزگرد، فرایند شارژ خازن‌ها در تمامی سطوح به صورت کاملاً نرم انجام شده و جریان هجومی به طور مؤثر محدود می‌شود، بدون آنکه افت ولتاژ محسوس یا پیچیدگی اضافی به ساختار تحمیل شود.

با توجه به محدودیت‌های گزارش شده در ساختارهای ۱۷ سطحی موجود از نظر تعداد عناصر، جریان هجومی و پیچیدگی کنترلی، نیاز به ساختاری با بهره ولتاژ زیاد، تعداد کلید کم و روش مدولاسیون ساده و مؤثر بیش از پیش احساس می‌شود. در این مقاله، یک ساختار کلیدزنی خازنی ۱۷ سطحی بهبودیافته با ده کلید، پنج دیود و پنج خازن ارائه شده است که مزایای قابل توجهی دارد. این ساختار قادر است ۱۷ سطح ولتاژ با بهره هشت برابری تولید کند و شارژ خازن‌ها را به صورت نرم انجام دهد. ولتاژ خازن‌ها به طور خودکار متعادل می‌شود و نیازی به خازن پیش‌شارژ یا مدارهای کمکی نیست. تعداد کلیدها و درایورها کاهش یافته و تنها دو عنصر ساختار با بیشینه ولتاژ خروجی مواجه می‌شوند. ولتاژ مسدودکنندگی کل (TSV) به $5.8V_{max}$ محدود شده و نیاز به ادوات با تحمل ولتاژ و جریان لحظه‌ای بالا حذف شده است که به کاهش هزینه و پیچیدگی کمک می‌کند. علاوه بر این، ریبیل ولتاژ خازن‌ها کم است و در حلقه شارژ هر خازن تنها یک دیود وجود دارد، بنابراین افت سطح ولتاژ خازن‌ها ناچیز است. مهم‌ترین نوآوری‌های این مقاله شامل ارائه یک ساختار ۱۷ سطحی تک‌منبعی با بهره ولتاژ هشت برابری، کاهش تعداد کلیدها به ۱۰ عدد، استفاده از تنها پنج سیگنال کنترلی مستقل، محدودسازی جریان هجومی با یک سلف کوچک مشترک، حذف دیود بای‌پس و مدارهای کمکی، تعادل خودکار ولتاژ خازن‌ها و کاهش TSV است. این ویژگی‌ها، ساختار پیشنهادی را به گزینه‌ای کارآمد و عملیاتی برای کاربردهای انرژی‌های تجدیدپذیر و وسایل نقلیه الکتریکی تبدیل می‌کند. سایر بخش‌های مقاله به ترتیب زیر سازمان‌دهی شده‌اند: در بخش دوم، شرح مدار پیشنهادی، نواحی کلیدزنی، تکنیک مدولاسیون، روش تعیین ظرفیت خازن‌ها و گسترش ساختار ارائه شده است. بخش سوم به تحلیل تلفات و راندمان عملکرد ساختار اختصاص یافته است. در بخش چهارم، مقایسه‌ای جامع بین ساختار پیشنهادی و سایر ساختارهای مشابه از نظر پارامترهای کلیدی و هزینه واقعی انجام شده است. نتایج شبیه‌سازی و صحت عملکرد ساختار در بخش پنجم گزارش شده و جمع‌بندی یافته‌ها و پیشنهادها برای تحقیقات آینده در بخش ششم ارائه می‌شوند.

۲. شرح ساختار پیشنهادی

مدار ساختار ۱۷ سطحی پیشنهادی در شکل ۱ نشان داده شده است. ساختار پیشنهادی با ده کلید ($S_1, S_1', S_2, \dots, S_5$)، پنج دیود (D_1, \dots, D_5) و پنج خازن (C_1, \dots, C_5) دارای قابلیت افزایش هشت برابری ولتاژ است. همچنین، یک سلف کوچک (L_{ch}) در مسیر مشترک شارژ خازن‌ها متصل شده است که بدون دیود هرزگرد، شارژ نرم در هر دوره تناوب را ممکن کرده است. کاهش تعداد کلید باعث سادگی کنترلی، کاهش تعداد سینک‌های حرارتی، کاهش تعداد درایورها و کاهش تلفات کلیدزنی می‌شود. دیودها قطعات ارزان‌تر از سایر عناصر هستند.



شکل ۱. مدار ساختار ۱۷ سطحی پیشنهادی

در ساختار پیشنهادی در هر حلقه شارژ، تنها یک دیود در مسیر شارژ وجود دارد که به افت ولتاژ اندک در سطح ولتاژ خازن‌ها منجر می‌شود. ولتاژ نامی خازن C_1 برابر با E ، ولتاژ نامی خازن‌های C_2 و C_3 برابر با $2E$ و ولتاژ نامی خازن‌های C_4 و C_5 برابر با $4E$ است.

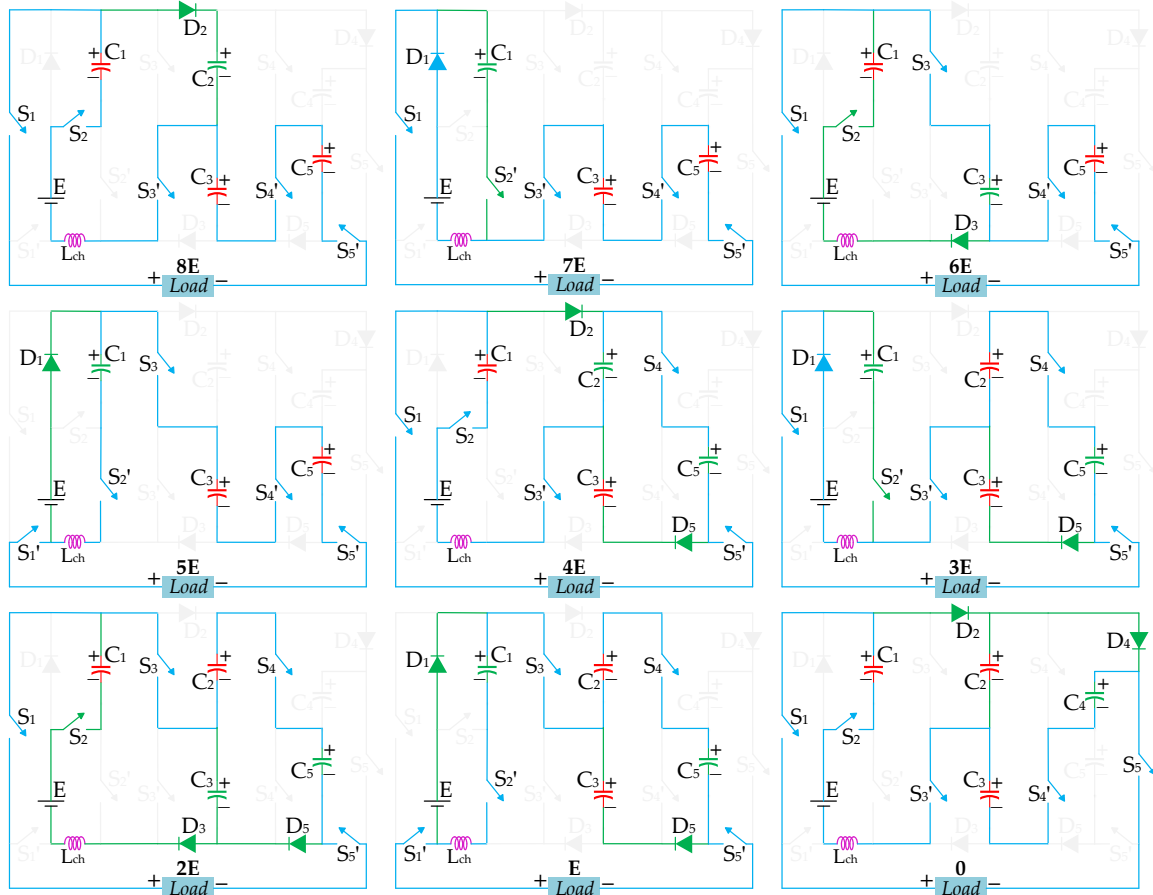
۲-۱. نواحی کلیدزنی

در جدول ۱ منطق کلیدزنی، حالت‌های دیودها و الگوی شارژ و دشارژ خازن‌ها گزارش شده است. کلیدهای ساختار پیشنهادی با پنج سیگنال کنترلی منفرد کلیدزنی می‌شوند. حالت «۱» نشان‌دهنده هدایت نیمه‌هادی است و حالت «۰» بیانگر عدم هدایت آن است. همچنین، حالت «C» بیانگر شارژ خازن، حالت «D» بیانگر دشارژ خازن و حالت «-» بیانگر حالت بی‌تأثیر است. منطق کلیدزنی ساختار پیشنهادی به گونه‌ای طراحی شده است که ضمن تولید سطوح ولتاژ مورد نظر، توالی شارژ خازن‌ها را کنترل کرده و در خازن‌هایی با ولتاژ نامی بیشتر، از تکرار بازه‌های دشارژ پیوسته جلوگیری کند. در این راستا، تقارن سیگنال‌های کنترلی و تعداد تغییر حالت کلیدها نقش تعیین‌کننده‌ای در کاهش تنش و تلفات ایفا می‌کند.

جدول ۱. نواحی کلیدزنی

خازن‌ها					دیودها					کلیدها					سطح ولتاژ
C_5	C_4	C_3	C_2	C_1	D_5	D_4	D_3	D_2	D_1	S_5	S_4	S_3	S_2	S_1	
D	C	D	C	D	0	0	0	1	0	0	0	0	1	1	+8E
D	C	D	-	C	0	0	0	0	1	0	0	0	0	1	+7E
D	C	C	-	D	0	1	1	0	0	0	0	0	1	1	+6E
D	C	D	-	C	0	0	0	0	1	0	0	1	0	0	+5E
C	-	-	C	D	1	0	0	1	0	0	1	0	1	1	+4E
C	-	-	D	C	1	0	0	0	1	0	1	0	0	1	+3E
C	-	C	D	D	1	1	1	0	0	0	1	1	1	1	+2E
C	-	-	D	C	1	0	0	0	1	0	1	1	0	0	+E
-	C	D	C	D	0	0	0	1	0	1	0	0	1	1	0
-	C	D	C	D	0	0	0	1	0	0	1	1	1	0	0
-	C	D	-	C	0	0	0	0	1	1	0	0	0	1	-E
-	C	D	C	D	0	0	0	1	0	1	0	0	1	0	-2E
-	C	D	-	C	0	0	0	0	1	1	0	1	0	0	-3E
-	C	C	-	D	0	1	1	0	0	1	0	1	1	0	-4E
C	D	-	D	C	1	0	0	0	1	1	1	0	0	1	-5E
C	D	-	C	D	1	0	0	1	0	1	1	1	1	1	-6E
C	D	-	D	C	1	0	0	0	1	1	1	1	0	0	-7E
C	D	C	D	D	1	1	1	0	0	1	1	1	1	0	-8E

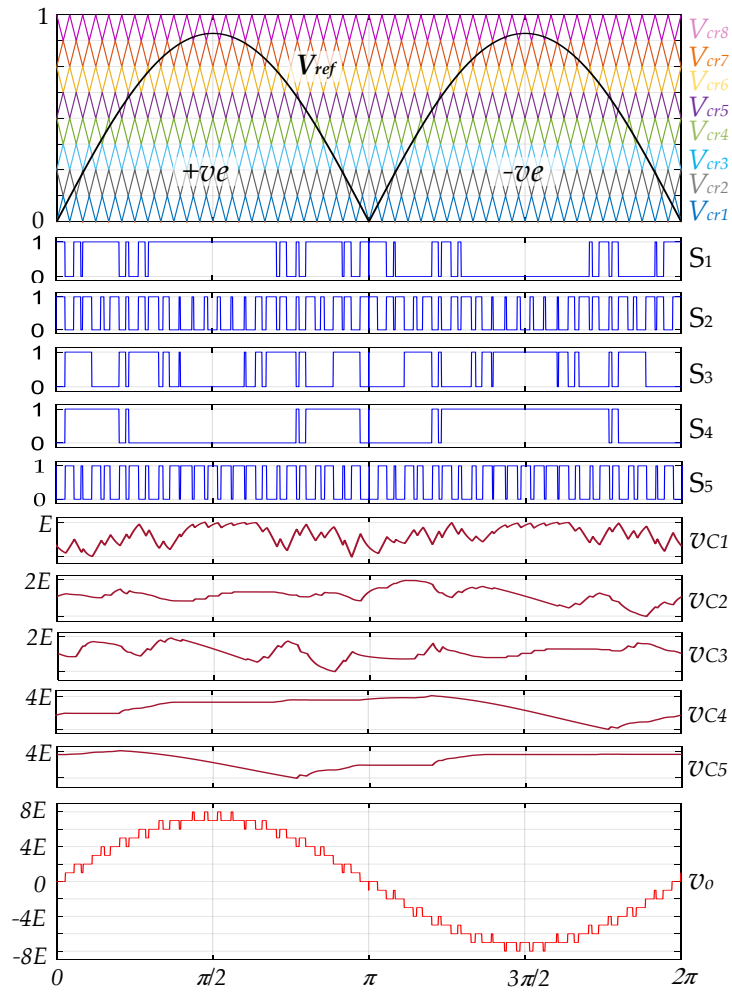
حالت‌های هدایتی عناصر ساختار پیشنهادی برای تولید سطوح مختلف ولتاژ در نیم‌تناوب مثبت در شکل ۲ نشان داده شده است. همان‌طور که مشاهده می‌شود، در هر سطح ولتاژ، ترکیب مشخصی از کلیدها، دیودها و خازن‌ها در مسیر جریان قرار می‌گیرد تا ولتاژ مطلوب در خروجی ایجاد شود. یکی از ویژگی‌های مهم این ساختار، قرارگیری سلف L_{ch} در حلقه شارژ خازن‌ها است که با محدود کردن نرخ تغییرات جریان، از شارژ ناگهانی خازن‌ها جلوگیری کرده و شرایط شارژ نرم را فراهم می‌کند. در واقع، حضور این سلف موجب می‌شود فرایند شارژ خازن‌ها به صورت تدریجی و کنترل‌شده در کل دوره تناوب شارژ توزیع شود؛ بنابراین جریان هجومی، ریپل جریان منبع و تنش جریان وارد بر ادوات نیمه‌هادی کاهش می‌یابد. همچنین، با توجه به آرایش عناصر در مسیر شارژ، نیازی به استفاده از دیود هرزگرد اضافی وجود ندارد، زیرا مسیر لازم برای تداوم جریان سلف توسط ادوات موجود در ساختار فراهم می‌شود. حذف این دیود اضافی باعث ساده‌تر شدن مدار، کاهش تعداد قطعات، کاهش هزینه و جلوگیری از افزایش تلفات می‌شود. مطابق شکل ۲، تعداد ادوات هدایتی در مسیر جریان برای تولید سطوح مختلف ولتاژ محدود بوده و به طور میانگین برابر با $4/7$ تجهیز است. از آنجا که تلفات هدایتی به تعداد ادوات قرارگرفته در مسیر جریان و افت ولتاژ آن‌ها وابسته است، کاهش تعداد عناصر هادی موجب کاهش افت ولتاژ مسیر، کاهش تلفات ناشی از جریان بار و در نتیجه، بهبود راندمان کلی ساختار پیشنهادی می‌شود.



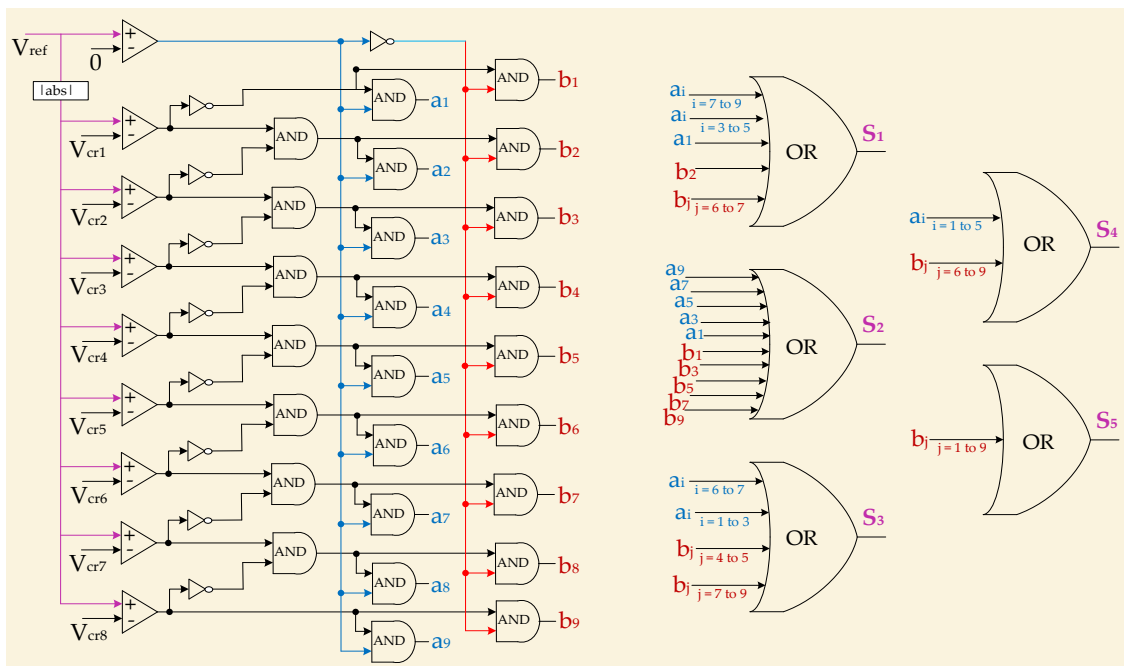
شکل ۲. حالت‌های هدایتی عناصر ساختار پیشنهادی در بازه نیم تناوب مثبت

۲-۲. تکنیک مدولاسیون

برای تولید سیگنال‌های کنترلی کلیدهای ساختار پیشنهادی، از روش مدولاسیون شیفت سطحی استفاده شده است. در این روش، سیگنال مرجع سینوسی با مجموعه‌ای از حامل‌های مثلی مقایسه می‌شود و بر اساس موقعیت لحظه‌ای آن نسبت به حامل‌ها، پنج سیگنال کنترلی مستقل تولید می‌شود. این سیگنال‌ها مطابق منطق کلیدزنی ساختار پیشنهادی، فرمان‌های لازم را برای درایور کلیدها فراهم می‌کنند. درخور یادآوری است که تعداد سیگنال‌های کنترلی مستقل با تعداد درایورهای گیت یکسان نیست؛ زیرا اگرچه ساختار پیشنهادی شامل ۱۰ کلید قدرت بوده و به ۱۰ درایور گیت مجزا نیاز دارد، اما به دلیل عملکرد جفتی و وابسته برخی کلیدها، تنها پنج سیگنال کنترلی مستقل توسط بخش کنترل تولید می‌شود. طرح مدولاسیون به کاررفته، به همراه ولتاژ خروجی ۱۷ سطحی و ولتاژ خازن‌ها، در شکل ۳ ارائه شده است. مطابق شکل، هر سطح ولتاژ خروجی متناظر با بازه مشخصی از سیگنال مرجع است. در این فرایند، خازن‌ها در نیم‌تناوب‌های مثبت و منفی به صورت متقارن در تولید سطوح ولتاژ مشارکت می‌کنند. این تقارن سبب توزیع یکنواخت‌تر حالات شارژ و دشارژ خازن‌ها شده و از دشارژ طولانی‌مدت یک خازن جلوگیری می‌کند. در نتیجه، بیشینه مدت دشارژ پیوسته کاهش یافته و تعادل ولتاژ خازن‌ها بهبود می‌یابد. همچنین، با کاهش اندیس مدولاسیون، تعداد سطوح ولتاژ خروجی کاهش می‌یابد؛ با این حال، گام ولتاژی بین سطوح برابر با ولتاژ ورودی DC ، یعنی V_{dc} ، باقی می‌ماند. بنابراین، تغییر اندیس مدولاسیون عمدتاً دامنه مؤثر ولتاژ خروجی را کنترل می‌کند، بدون آنکه توالی تولید سطوح خروجی یا سازوکار تولید پله‌ای ولتاژ دچار اختلال شود. این ویژگی موجب حفظ کیفیت شکل موج خروجی در محدوده‌های مختلف کاری و تسهیل کنترل دامنه ولتاژ می‌شود. در مجموع، مدولاسیون شیفت سطحی به کاررفته در ساختار پیشنهادی، ضمن سادگی پیاده‌سازی و عدم نیاز به مدارهای کنترلی پیچیده یا تجهیزات اضافی، امکان تولید ولتاژ چندسطحی با کیفیت مناسب، حفظ تعادل ولتاژ خازن‌ها، محدودسازی جریان هجومی و بهبود پایداری عملکرد مبدل را فراهم می‌سازد.



شکل ۳. تکنیک مدولاسیون PWM شیفیت سطحی برای ساختار پیشنهادی

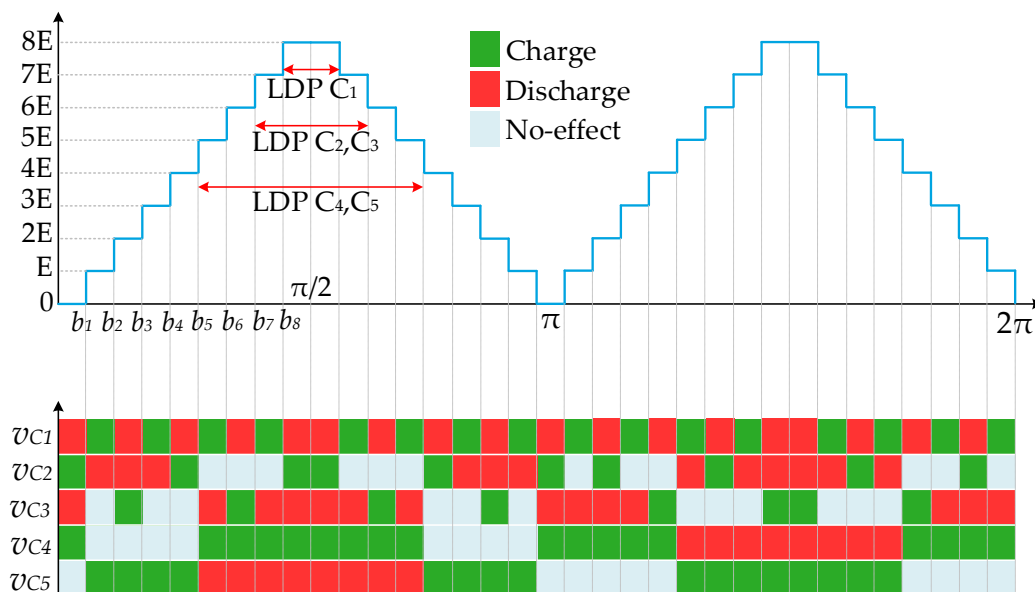


شکل ۴. تکنیک مدولاسیون PWM شیفیت سطحی برای ساختار ۱۷ سطحی پیشنهادی

در شکل ۴ بلوک دیاگرام تولید سیگنال‌های کنترلی ساختار پیشنهادی بر اساس مدولاسیون پهنای پالس شیفت سطحی (LSPWM) نشان داده شده است. در شکل ۴، ابتدا هشت سیگنال حامل با دامنه یکسان و سطوح شیفت یافته به صورت عمودی تعریف شده‌اند که در کنار یک سیگنال مرجع سینوسی (V_{ref})، مبنای تولید سطوح ولتاژ خروجی را تشکیل می‌دهند. با مقایسه سیگنال مرجع با حامل‌های شیفت فاز، نواحی مختلف مدولاسیون مشخص شده و امکان تولید ۱۷ سطح ولتاژ در خروجی فراهم می‌شود. همچنین، منطق استخراج پنج سیگنال کنترلی منفرد از نتایج این مقایسه‌ها نمایش داده شده است؛ به طوری که ترکیب منطقی خروجی مقایسه‌گرهای حامل و مرجع، سیگنال‌های کنترلی S_1 تا S_5 را ایجاد می‌کند که مستقیم برای تحریک گیت کلیدهای ساختار پیشنهادی به کار می‌روند. این روش مدولاسیون ضمن حفظ تقارن در نیم‌تناوب‌های مثبت و منفی، باعث توزیع یکنواخت تغییر حالت‌های کلیدها و بهبود کیفیت شکل موج ولتاژ خروجی و دستیابی به عملکرد پایدار و متوازن اینورتر پیشنهادی می‌شود.

۲-۳. تعادل خودکار و تعیین ظرفیت خازن‌ها

تعادل ولتاژ خازن‌ها در ساختار پیشنهادی حاصل توالی شارژ و دشارژ متقارن و مشارکت متناوب خازن‌ها در تولید سطوح مختلف ولتاژ خروجی است. به گونه‌ای که هر خازن در بازه‌های زمانی مشخص، هم در مسیر شارژ و هم در مسیر دشارژ قرار می‌گیرد و از تجمع خطای ولتاژ جلوگیری می‌شود. علاوه بر این، کاهش بیشینه دوره دشارژ پیوسته (LDP) موجب می‌شود اختلاف ولتاژ خازن‌ها با مقدار ولتاژ تعادلی آن‌ها طی دوره کاری محدود باقی بماند. این ویژگی باعث می‌شود بدون نیاز به مدارهای تعادل فعال یا خازن پیش‌شارژ، تعادل ولتاژ خازن‌ها به صورت ذاتی و پایدار حفظ شود. در شکل ۵ الگوی شارژ خازن‌های ساختار پیشنهادی قابل مشاهده است. این الگو بر حسب مدولاسیون نردبانی ترسیم شده است که به عنوان بدینانه‌ترین حالت برای تعیین حداقل ظرفیت خازن در نظر گرفته می‌شود. در نظر گرفتن مدولاسیون پلکانی به عنوان بدینانه‌ترین حالت کاری در تعیین ظرفیت خازن‌ها تضمین می‌کند که ساختار پیشنهادی در سایر شرایط عملیاتی، از جمله روش کلیدزنی PWM، بارهای با ضریب توان بالاتر یا اندیس مدولاسیون کمتر، با ریپل ولتاژ و تنش جریان پایین‌تری عمل کند. این رویکرد طراحی، حاشیه اطمینان مناسبی برای عملکرد بلندمدت خازن‌ها و افزایش قابلیت اطمینان کل سیستم فراهم می‌کند. توالی شارژ و دشارژ طی سطوح مختلف خروجی مطابق با جدول ۱ در نظر گرفته شده است. هر چه بیشینه دوره دشارژ پیوسته (LDP) برای خازن کمتر باشد، ریپل ولتاژ آن کمتر است. ظرفیت خازن‌ها بر اساس آنالیز سطح به سطح و با استفاده از نقاط زمانی b_1 تا b_8 انجام شده که مرز تغییر سطوح در مدولاسیون پلکانی را مشخص می‌کنند.



شکل ۵. الگوی شارژ و دشارژ خازن‌ها در ساختار ۱۷ سطحی پیشنهادی

علاوه بر LDP، عوامل دیگری مانند فرکانس ولتاژ خروجی (f_o)، اندیس مدولاسیون (M)، اختلاف فاز بار (φ)، سطح ولتاژ خازن و درصد ولتاژ (α) نیز در تعیین ظرفیت خازن‌ها نقش دارند. ابتدا دشارژ هر خازن (ΔQ) ناشی از LDP محاسبه می‌شود و سپس ظرفیت خازن طبق معادله $C = \Delta Q / \Delta V$ به دست می‌آید. LDP خازن C_1 در سطح 8E است، چرا که به محض رسیدن به سطح 7E شارژ می‌شود. تعداد تکرار LDP یادشده در یک دوره تناوب، دو بار است. در نتیجه، دشارژ خازن C_1 ناشی از LDP آن (ΔQ_{C1}) مطابق رابطه ۱ قابل محاسبه است. ظرفیت خازن C_1 در رابطه ۲ بیان شده است. در این رابطه، ω فرکانس زاویه‌ای ولتاژ خروجی است. α_1 درصد ریپل ولتاژ C_1 است.

$$\Delta Q_{C1} = \frac{I_m}{2\pi f_o} \int_{b_8}^{\pi-b_8} \sin(\omega t - \varphi) d\omega t = \frac{I_m \cos b_8 \cos \varphi}{\pi f_o} \quad (1)$$

$$C_1 = \frac{\Delta Q_{C1}}{\alpha_1 E} = \frac{I_m \cos b_8 \cos \varphi}{\alpha_1 E \pi f_o} \quad (2)$$

بیشینه دوره دشارژ پیوسته (LDP) خازن‌های C_2 و C_3 شامل دو سطح متوالی 7E و 8E است و در یک دوره تناوب، دو بار تکرار می‌شود. در نتیجه، ΔQ_{C2} با ΔQ_{C3} برابر بوده و مقدار آن‌ها در رابطه ۳ محاسبه شده است. ظرفیت خازن‌های C_2 و C_3 در رابطه ۴ گزارش شده است. $\alpha_{2,3}$ درصد ریپل ولتاژ C_2 یا C_3 است.

$$\Delta Q_{C2} = \Delta Q_{C3} = \frac{I_m}{2\pi f_o} \int_{b_7}^{\pi-b_7} \sin(\omega t - \varphi) d\omega t = \frac{I_m \cos b_7 \cos \varphi}{\pi f_o} \quad (3)$$

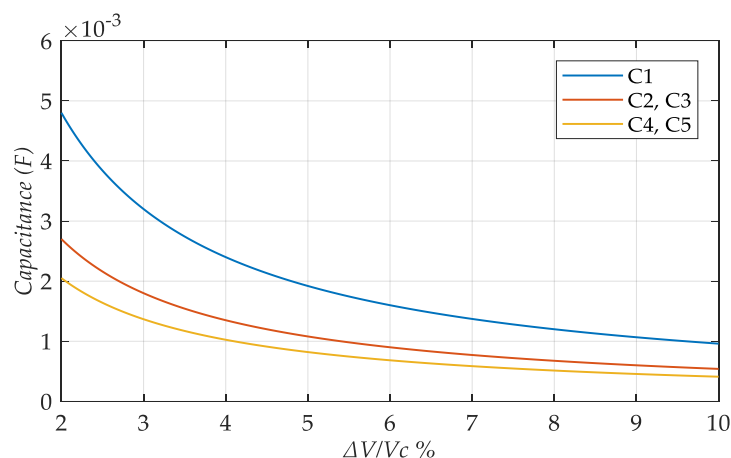
$$C_2 = C_3 = \frac{\Delta Q_{C2,C3}}{\alpha_{2,3} 2E} = \frac{I_m \cos b_7 \cos \varphi}{\alpha_{2,3} 2E \pi f_o} \quad (4)$$

در شکل ۴ LDP خازن‌های C_4 و C_5 شامل چهار سطح متوالی 5E، 6E، 7E و 8E است که در یک دوره تناوب، تنها یک بار رخ می‌دهد. در نتیجه، ΔQ_{C4} با ΔQ_{C5} برابر بوده و مقدار آن در رابطه ۵ محاسبه شده است. ظرفیت خازن‌های C_4 و C_5 در رابطه ۶ گزارش شده است. $\alpha_{4,5}$ درصد ریپل ولتاژ C_4 یا C_5 است.

$$\Delta Q_{C4} = \Delta Q_{C5} = \frac{I_m}{2\pi f_o} \int_{b_5}^{\pi-b_5} \sin(\omega t - \varphi) d\omega t = \frac{I_m \cos b_5 \cos \varphi}{\pi f_o} \quad (5)$$

$$C_4 = C_5 = \frac{\Delta Q_{C4,C5}}{\alpha_{4,5} 4E} = \frac{I_m \cos b_5 \cos \varphi}{\alpha_{4,5} 4E \pi f_o} \quad (6)$$

عدم تکرار LDP باعث بهبود کیفیت ولتاژ خروجی خازن‌های C_4 و C_5 و کاهش افت ولتاژ خازن‌ها می‌شود. همچنین، تعداد سطوح شارژ زیاد باعث بهبود تعادل ولتاژ خازن و توزیع کامل فرایند شارژ طی دوره تناوب می‌شود. این امر با سلف محدودساز جریان شارژ قابل تنظیم است.



شکل ۶. نمودار ظرفیت مورد نیاز خازن‌های ساختار پیشنهادی بر حسب ریپل ولتاژ بین ۲ تا ۱۰ درصد ولتاژ نامی خازن

ظرفیت خازن‌های ساختار پیشنهادی بر حسب درصد ریپل ولتاژ بین ۲ تا ۱۰ درصد مطابق با محاسبات در شکل ۶ قابل مشاهده است. در شکل ۶ ظرفیت خازن‌ها به ازای توان نامی ۵۳۰ وات و جریان ۳ آمپری مطابق با نتایج آزمایشگاهی محاسبه شده است. با افزایش توان، به ازای درصد ریپل ولتاژ معین، ظرفیت نیز افزایش می‌یابد. مطابق با شکل ۶ خازن C_1 نسبت به سایر خازن‌ها ظرفیت بیشتری نیاز دارد در حالی که ولتاژ نامی آن کمتر از سایرین است ($V_{C1}=0.12V_{max}$). همچنین، C_4 و C_5 با وجود ولتاژ نامی بیشتر از سایرین ($V_{C4}=V_{C5}=0.5V_{max}$)، کمترین ظرفیت را به ازای درصد ریپل ولتاژ مشخص نیاز دارند.

۲-۴. عملکرد شارژ نرم

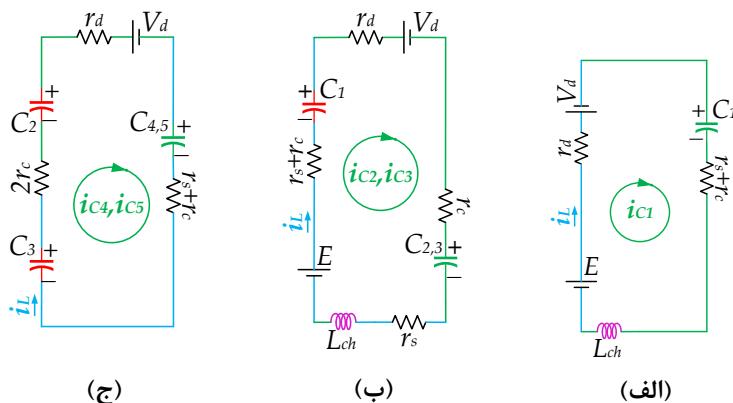
اینورترهای چندسطحی کلیدزنی خازنی با وجود مزایای متعدد در کاربردهای آن، چندین چالش دارد که زمینه کار محققان در سالیان اخیر بوده است. یکی از چالش‌های جدی، وجود جریان هجومی در ساختار است که باعث آسیب به قطعات و کاهش عمر اینورتر می‌شود. از سوی دیگر، به قطعات گران‌قیمت نیاز است که قابلیت کار در تنش جریان زیاد را داشته باشند. در مطالعات اخیر، چندین روش برای محدودسازی جریان هجومی این ساختارها ارائه شده است. برای مثال، در ساختاری که به طور ذاتی LDP کمتری داشته باشد و نیز بهترین توالی شارژ ممکن استفاده شود، جریان هجومی کاهش خواهد یافت. بنابراین، ارائه ساختار مناسب از حیث موارد یادشده اهمیت ویژه‌ای دارد. همچنین، برخی از ساختارهای مبتنی بر شارژ و دشارژ خازن، شامل عناصری هستند که تنها در مسیر جریان شارژ حضور دارند. یکی از راهکارهای کنترل جریان هجومی، استفاده از عناصری با مقاومت پارازیتی بیشتر برای عناصری است که تنها در مسیر جریان شارژ حضور دارند. این عناصر مقاومت معادل بیشتری در محدوده شارژ جزئی تا شارژ کامل خازن ایجاد می‌کنند و به کاهش جریان هجومی می‌انجامند. با این حال، در برخی ساختارها به دلیل تداخل مسیر جریان بار با مسیر جریان شارژ در اکثر عناصر، این امر باعث افزایش تلفات می‌شود. همچنین در مواردی، به دلیل عدم شارژ کامل، افت ولتاژ و کاهش راندمان رخ می‌دهد. دیودهای ساختار پیشنهادی از آنجا که فقط در مسیر شارژ خازن هدایت می‌کنند و در مسیر جریان بار قرار نمی‌گیرند، برای این راهکار مناسب هستند. روش مناسب‌تر، استفاده از سلف برای محدودسازی جریان هجومی است. این روش باعث افزایش راندمان نیز می‌شود. علت این امر، توزیع جریان شارژ طی کل دوره تناوب شارژ خازن است که به کاهش تلفات منجر می‌شود. برای محدودسازی جریان شارژ در کل ساختار می‌توان از سلف محدودساز در مسیر مشترک حلقه شارژ خازن‌ها استفاده کرد، اما این امر در بسیاری از ساختارها باعث ایجاد اسپایک در ولتاژ خروجی می‌شود. در نتیجه، برای برخی ساختارها نیاز به ازای هر حلقه شارژ به چندین واحد سلف وجود داشت. همچنین، برای اکثر ساختارها با این تکنیک محدودسازی جریان شارژ، برای ایجاد مسیر برای جریان سلف در سطوحی که شارژ انجام نمی‌شود از یک دیود هرزگرد با اتصال موازی معکوس سلف استفاده می‌شود. در ساختار پیشنهادی تنها با یک سلف کوچک (L_{ch}) بدون نیاز به دیود هرزگرد، جریان هجومی کاملاً محدود شده است و عملکرد شارژ نرم انجام می‌شود، زیرا به ازای تولید هر سطح، حلقه شارژ فعالی وجود دارد که مسیر سلف از آن عبور می‌کند و نیازی به دیود هرزگرد و واحدهای اضافی نیست. در صورتی که در مسیر شارژ خازن از یک سلف شبه‌تشدید با هدف کاهش جریان هجومی استفاده شود، مقدار اندوکتانس مورد نیاز این سلف با در نظر گرفتن شرط تشدید میان سلف و خازن و بر اساس رابطه ۷ محاسبه شده و نتیجه آن در رابطه ۸ ارائه می‌شود. در این روابط، ω_r فرکانس زاویه‌ای تشدید، f_{ch} فرکانس شارژ خازن بوده و L_{ch} مقدار اندوکتانس لازم برای محدودسازی جریان شارژ خازن C را نشان می‌دهد.

$$\omega_r^2 = \frac{1}{L_{ch}C} \quad (7)$$

$$L_{ch} = \frac{1}{4\pi^2 f_{ch}^2 C} \quad (8)$$

مقدار اندوکتانس مورد نیاز برای محدودسازی جریان هجومی تابعی از بیشترین زمان ممکن برای دشارژ خازن و همچنین، ظرفیت خازن انتخاب شده است. سلف محدودکننده نقش کاهش تغییرات ناگهانی جریان را به عهده دارد. مدارهای معادل مربوط به فرایند شارژ دو خازن C_2 و C_3 و نیز دو خازن C_4 و C_5 از نظر ساختاری یکسان هستند. ساختار مدار معادل شارژ خازن‌ها در

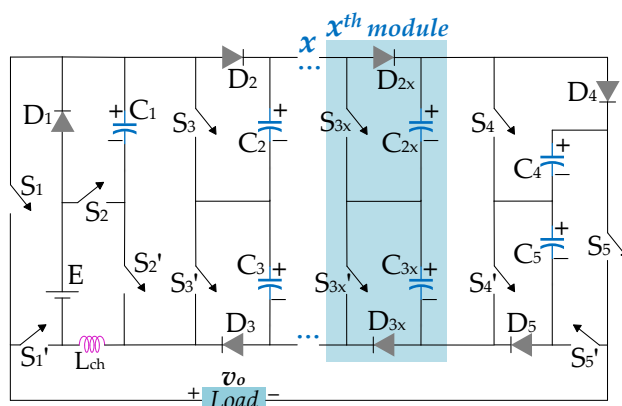
اینورتر پیشنهادی، در حضور سلف محدودساز (L_{ch})، در شکل ۷ ارائه شده است. در این مدار، پارامترهای r_d و r_c ، r_s به ترتیب بیانگر مقاومت‌های پارازیتی کلید، مقاومت سری خازن و مقاومت دیود هستند. مطابق شکل ۷-الف خازن C_1 به صورت مستقیم توسط منبع ولتاژ DC ورودی شارژ می‌شود. در مقابل، در شکل ۷-ب خازن‌های C_2 و C_3 از طریق معادل یک منبع ولتاژ سری شده با خازن C_1 شارژ می‌شوند و در شکل ۷-ج نیز خازن‌های C_4 و C_5 به وسیله معادل اتصال سری خازن‌های C_2 و C_3 تحت شارژ قرار می‌گیرند.



شکل ۷. مدار معادل حلقه شارژ خازن‌های ساختار ۱۷ سطحی پیشنهادی. (الف) خازن C_1 ، خازن‌های C_2 و C_3 و (ج) خازن‌های C_4 و C_5

۲-۵. گسترش ساختار پیشنهادی

قابلیت گسترش ساختار از مزایای برخی از ساختارهای اینورترهای چندسطحی مبتنی بر کلیدزنی خازنی است، چراکه در برخی کاربردها نیاز به قابلیت افزایش ولتاژ با هزینه کم و بدون استفاده از طبقه مازاد افزایش DC-DC ولتاژ نیاز است. در ساختار ۱۷ سطحی پیشنهادی و نیز ساختار گسترش یافته پیشنهادی، تنها دو کلید حداکثر تنش ولتاژ خروجی را تحمل می‌کنند. مطابق شکل ۸، با یک مرحله گسترش ساختار پیشنهادی که با افزودن دو کلید، دو دیود و دو خازن انجام می‌شود، بهره ولتاژ از ۸ به ۱۶ برابر می‌رسد و تعداد سطوح از ۱۷ سطح به ۳۳ سطح افزایش می‌یابد.



شکل ۸. ساختار گسترش یافته پیشنهادی

پارامترهای مهم در ساختار گسترش یافته پیشنهادی در جدول ۲ گزارش شده است. ساختار گسترش یافته پیشنهادی، مزایای اصلی ساختار پایه را حفظ می‌کند. همچنین، برای دستیابی به بهره بسیار زیاد و تعداد سطوح بالا با هزینه کم گزینه مناسبی است. خازن‌ها همچنان به طور خودکار متعادل می‌شوند و TSV ساختار کم است. قابلیت گسترش ساختار پیشنهادی بدون افزایش قابل توجه تنش ولتاژ ادوات یا نیاز به طبقات DC-DC اضافی، آن را برای کاربردهای صنعتی نیازمند بهره ولتاژ زیاد، از جمله سیستم‌های فتوولتاییک با آرایه‌های متغیر و درایوهای سرعت متغیر بسیار مناسب می‌سازد. این ویژگی امکان افزایش تعداد

سطوح و بهره ولتاژی را تنها با افزودن مراحل مشابه فراهم می‌کند و مقیاس پذیری ساختار را بدون تحمیل پیچیدگی کنترلی یا افزایش هزینه بهبود می‌دهد.

جدول ۲. پارامترهای ساختارهای گسترش یافته پیشنهادی

مقدار	پارامتر
x	مرحله گسترش
1	تعداد منابع ولتاژ
10+2x	تعداد کلیدها و درایورها ($N_S=N_{DR}$)
5+2x	تعداد دیودها (N_D)
5+2x	تعداد خازن‌ها (N_C)
$2^{x+4}+1$	تعداد سطوح (N_L)
2^{x+3}	بهره ولتاژ (B)

۳. تحلیل تلفات و راندمان

در اینورتر ۱۷ سطحی پیشنهادی، همانند سایر ساختارهای مبتنی بر کلیدزنی خازنی، امکان تحلیل و برآورد تلفات توان وجود دارد. به طور کلی، در بازه‌های دشارژ خازن‌ها، انرژی تلف شده عمدتاً در عناصر پارازیتی مسیر جریان بار مستهلک می‌شود که این عناصر شامل مقاومت‌های ناخواسته کلیدها، دیودها و مقاومت سری معادل خازن‌ها هستند. مقدار تلفات در این حالت به صورت مستقیم به میانگین تعداد عناصر هدایتی فعال در مسیر جریان بار (TCD_{av}) بستگی دارد. در مقابل، تلفات ناشی از شارژ خازن‌ها که معادل تلفات حاصل از ریپل ولتاژ آن‌ها است، توسط عناصر پارازیتی حلقه‌های شارژ جذب شده و شدت آن تابعی از بیشینه بازه دشارژ پیوسته خازن‌ها (LDP) است.

۳-۱. محاسبات تلفات

تلفات کل اینورتر (P_{loss}) شامل تلفات کلیدزنی (P_{sw})، تلفات ریپل (P_{rip}) و تلفات هدایتی (P_{cond}) است. در نتیجه، مقدار تلفات کل در ساختار پیشنهادی طبق رابطه ۹ قابل محاسبه است.

$$P_{loss} = P_{sw} + P_{rip} + P_{cond} \quad (9)$$

در ساختار اینورترهای چندسطحی کلیدزنی خازنی، بخشی از تلفات مربوط به فرایند کلیدزنی بوده و بر اثر تأخیرهای ذاتی در روشن و خاموش شدن کلیدهای قدرت و طی بازه‌های تغییر وضعیت آن‌ها ایجاد می‌شود. از این رو، میزان تلفات کلیدزنی به تعداد دفعات تغییر وضعیت کلیدها در یک دوره تناوب و نیز به ظرفیت خازنی ذاتی کلیدها وابسته است. این ظرفیت خازنی در حین گذار کلید از حالت خاموش به روشن و به عکس تغییر می‌کند و در نتیجه، خازن داخلی کلید (C_{oss}) طی فرایند کلیدزنی به طور متناوب شارژ و دشارژ می‌شود. مطابق رابطه ۱۰، با توجه به الزام تحمل تنش ولتاژ توسط کلیدها در حالت خاموش (V_{Si})، تلفات کلیدزنی هر کلید برای یک بار تغییر وضعیت ($P_{sw,Si}$) و در بازه زمانی متناظر با فرکانس پایه (f_o) قابل محاسبه است. طبق (۱۱) با لحاظ کردن تمامی تغییر وضعیت‌های هر کلید طی یک دوره تناوب (N_m)، تلفات کلیدزنی آن تعیین می‌شود و تلفات کل کلیدزنی (P_{sw}) در اینورتر پیشنهادی از تجمیع تلفات کلیدزنی تمامی کلیدها به دست می‌آید.

$$P_{sw,Si} = \frac{1}{2} f_o C_{oss} V_{Si}^2 \quad (10)$$

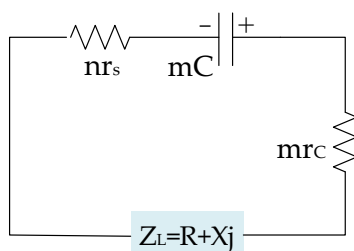
$$P_{sw} = \sum_{i=1}^{10} \sum_{m=1}^{N_m} P_{sw,Si,m} = \frac{1}{2} f_o \sum_{i=1}^{10} C_{oss} \sum_{m=1}^{N_m} V_{sw,Si,m}^2 \quad (11)$$

تلفات ریپل ($P_{rip,Cn}$) ناشی از مقدار ریپل ولتاژ خازن C_n ساختار مورد بررسی (ΔV_{Cn}) در رابطه ۱۲ آمده است. تلفات ریپل کل در ساختار پیشنهادی بر اساس مجموع تلفات ریپل تمامی خازن‌های مطابق با رابطه ۱۳ قابل محاسبه است.

$$P_{rip,Cn} = \frac{1}{2} C_n \Delta V_{Cn}^2 \quad (12)$$

$$P_{rip} = \sum_{n=1}^5 P_{rip,C_n} = \frac{1}{2} \sum_{n=1}^5 C_n \Delta V_{C_n}^2 \quad (13)$$

تلفات هدایتی (P_{cond}) ناشی از هدایت ادوات نیمه‌هادی شامل کلید یا دیود برای ایجاد هر یک از سطوح ولتاژ خروجی ایجاد می‌شود. جریان بار در مسیر خود با عناصر پارازیتی شامل مقاومت حالت روشن کلید (r_s)، مقاومت حالت روشن دیود (r_d) و مقاومت داخلی خازن (r_c) مواجه است. شکل ۹ مدار معادل حاصل از ایجاد سطوح برای ساختار پیشنهادی را نشان می‌دهد. این مدار جهت محاسبه تلفات هدایتی به ازای هر سطح را برای بازه زمانی فعال بودن سطح مد نظر نشان می‌دهد.



شکل ۹. مدار معادل پارازیتی مدار

میانگین تلفات ناشی از هدایت عناصر پارازیتی برای سطوح مختلف تولیدی (P_{AC-i}) در جدول ۴ ارائه شده است. در این جدول، r_s بیانگر مقاومت پارازیتی کلید، r_d نشان‌دهنده مقاومت پارازیتی دیود و r_c معرف مقاومت سری معادل خازن است. در جدول ۴، پس از محاسبه تلفات هدایتی در هر سطح، مقدار میانگین تلفات هدایتی بر اساس نسبت بازه سطح مورد نظر از کل دوره تناوب (2π) محاسبه شده است. همچنین، l_i نقطه تغییر سطح است.

جدول ۳. محاسبات تلفات هدایتی در سطوح مختلف ساختار پیشنهادی

سطح کلیدزنی (L_i)	تلفات هر سطح (P_{C-i})	میانگین تلفات هر سطح (P_{AC-i})
L_2, L_6	$P_{C-i} = (4r_s + 2r_c) i_L^2$	$P_{AC-i} = 4 \times \left(\frac{l_{i+1} - l_i}{2\pi} \right) \times P_{C-i}$
$L_0, L_1, L_3, L_4, L_5, L_7, L_8$	$P_{C-i} = (5r_s + 3r_c) i_L^2$	

تلفات هدایتی کل (P_{cond}) با جمع تلفات هدایتی مربوط به سطوح مختلف و بر اساس رابطه ۱۴ محاسبه می‌شود. راندمان اینورتر ۱۷ سطحی پیشنهادی (η) به صورت رابطه ۱۵ به دست می‌آید (P_{out} بیانگر توان خروجی اینورتر است).

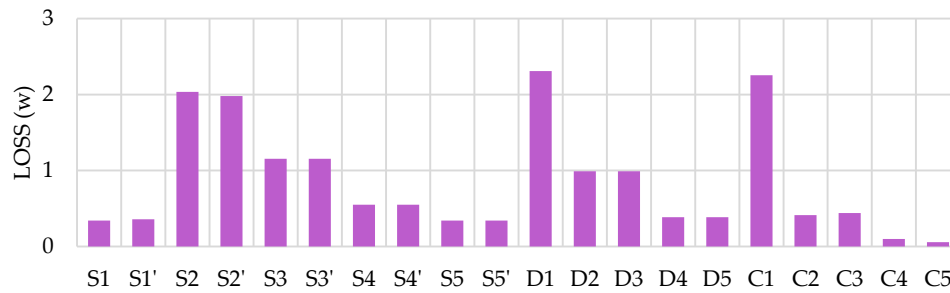
$$P_{cond} = 2 \sum_{i=0}^8 P_{AC-i} = 4 \times \sum_{i=0}^8 \left(\frac{l_{i+1} - l_i}{2\pi} \right) \times P_{C-i} \quad (14)$$

$$\eta = \frac{P_{out}}{P_{out} + P_{sw} + P_{rip} + P_{cond}} \quad (15)$$

۳-۲. نتایج تلفات و راندمان

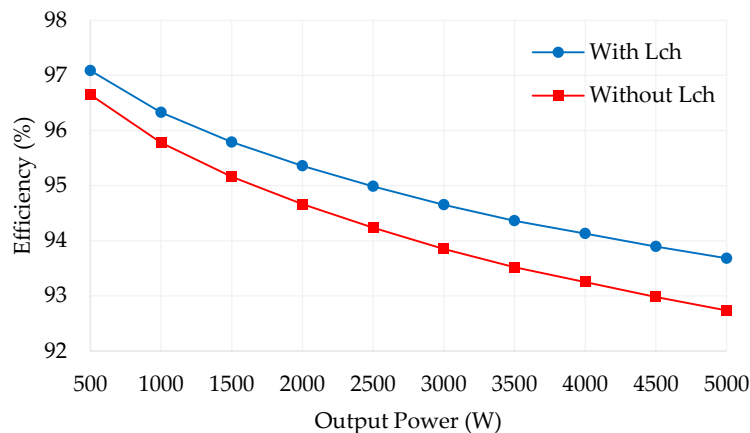
مدل تلفاتی ساختار ۱۷ سطحی پیشنهادی در محیط *Matlab/Simulink* شبیه‌سازی شده است. در این شبیه‌سازی، فرکانس پایه ۵۰ هرتز، فرکانس کلیدزنی ۴۴۰۰ هرتز و اندیس مدولاسیون برابر با ۰/۹۱، مشابه با پارامترها در بخش نتایج آزمایشگاهی (جدول ۶) در نظر گرفته شده است. ظرفیت خازن‌های C_1 ، C_2 و C_3 برابر با ۱۸۰۰ میکروفاراد و ظرفیت خازن‌های C_4 و C_5 برابر با ۲۲۰۰ میکروفاراد انتخاب شده‌اند. ولتاژ ورودی ۵۰ ولت و اندوکتانس مسیر شارژ (L_{ch}) برابر با ۰/۴ میلی‌هنری اعمال شده است. توزیع تلفات در عناصر مختلف ساختار پیشنهادی به ازای توان خروجی ۵۳۰ وات در شکل ۱۰ ارائه شده است. مطابق این شکل، بیشترین سهم تلفات به عناصر حلقه شارژ اختصاص دارد؛ زیرا این عناصر علاوه بر تحمل جریان بار، تلفات ناشی از ریپل ولتاژ خازن‌ها یا جریان‌های شارژ را نیز جذب می‌کنند. در این میان، بر اساس تحلیل مسیر هدایتی تولید سطوح در شکل ۲، خازن

C_1 به دلیل مشارکت در مسیر شارژ سایر خازن‌ها، دچار تداخل ریپل ولتاژ بیشتری شده و در نتیجه تلفات عناصر مرتبط با مسیر شارژ خازن C_1 شامل D_1 ، C_1 و S_2' نسبت به سایر ادوات افزایش یافته است. همچنین، S_2 به دلیل مشارکت در چند مسیر شارژ و نیز مسیر جریان بار، تلفاتی در حد تلفات عناصر مسیر شارژ خازن C_1 دارد. کلیدهای S_1 ، S_1' ، S_5 و S_5' که تنها در مسیر اختصاصی جریان بار قرار دارند، و همچنین خازن‌های C_4 و C_5 که تنها یک دوره دشارژ پیوسته را تجربه می‌کنند، تلفات کمتری نسبت به سایر عناصر ساختار از خود نشان می‌دهند. راندمان اینورتر پیشنهادی برای توان خروجی ۵۳۰ وات برابر با ۹۶/۷۸ درصد حاصل شده است.



شکل ۱۰. توزیع تلفات در عناصر ساختار پیشنهادی در توان ۵۳۰ وات

نمودار مقایسه راندمان ساختار ۱۷ سطحی پیشنهادی به ازای دو حالت مختلف شامل حالت قرار گرفتن L_{ch} در مدار و حالت حذف L_{ch} از مدار در شکل ۱۱ گزارش شده است. مطابق با این شکل، راندمان ساختار پیشنهادی در حالت شارژ نرم در توان ۵ کیلووات به ۹۳/۶۸ درصد می‌رسد. در حالی که بدون وجود اندوکتانس، راندمان در توان ۵ کیلووات برابر با ۹۲/۷۳ کاهش می‌یابد. به بیان دیگر، سلف محدودساز جریان شارژ باعث توزیع فرایند شارژ در کل دوره تناوب شارژ می‌شود و از این طریق، با در نظر گرفتن توان دوم جریان در رابطه تلفات هدایتی، راندمان افزایش می‌یابد.



شکل ۱۱. نمودار راندمان ساختار پیشنهادی در حضور و عدم حضور شارژ نرم

۴. مقایسه با ساختارهای مشابه

ساختار پیشنهادی از نظر پارامترهای کلیدی عملکرد با سایر ساختارهای ۱۷ سطحی مبتنی بر کلیدزنی خازنی گزارش شده در [۲۰]–[۳۸] مورد مقایسه جامع قرار گرفته و نتایج آن در جدول ۴ ارائه شده است. ساختارهای مقایسه شده بر اساس بهره ولتاژی در چهار گروه دسته بندی می‌شوند: ساختارهای [۲۰]–[۲۱] فاقد قابلیت افزایش ولتاژ، ساختارهای [۲۲]–[۲۵] دارای بهره دوبرابری، ساختارهای [۲۶]–[۳۱] دارای بهره چهاربرابری و ساختارهای [۳۲]–[۳۸] دارای بهره هشت برابری هستند. با وجود تعداد کمتر عناصر در ساختارهای [۲۰]–[۲۳]، نیاز به دو منبع ولتاژ مستقل موجب افزایش هزینه، پیچیدگی و کاهش بهره‌وری کلی سیستم شده است. همچنین، در ساختارهای [۲۷] و [۳۰] با وجود دستیابی به بهره چهاربرابری و در ساختارهای [۳۳] و [۳۵]

با وجود بهره هشت‌برابری، تعداد زیاد عناصر مدار به افزایش حجم، پیچیدگی و کاهش چگالی توان منجر شده است. ولتاژ مسدودکنندگی کل (TSV) در ساختارهای [۲۰]–[۲۲]، [۲۶]، [۲۸]، [۲۹]، [۳۱]، [۳۳] و [۳۶] بیش از $6.5V_{max}$ گزارش شده که موجب افزایش هزینه ادوات نیمه‌هادی و محدودیت کاربرد این ساختارها حتی در سطوح ولتاژ پایین می‌شود. علاوه بر این، میانگین تعداد عناصر هدایتی در مسیر جریان برای تولید هر سطح ولتاژ (TCD_{av}) در ساختارهای [۲۲]–[۲۹] و [۳۱]–[۳۸] بیش از شش تجهیز است که افزایش تلفات هدایتی و کاهش راندمان کلی را به همراه دارد. جریان هجومی شارژ خازن‌ها در ساختارهای [۲۰]–[۲۳]، [۲۷]، [۲۸]، [۳۰]–[۳۲] و [۳۵] محدود نشده است، که موجب تنش جریان بالا، کاهش عمر اینورتر و نیاز به ادوات با تحمل جریان بیشتر می‌شود.

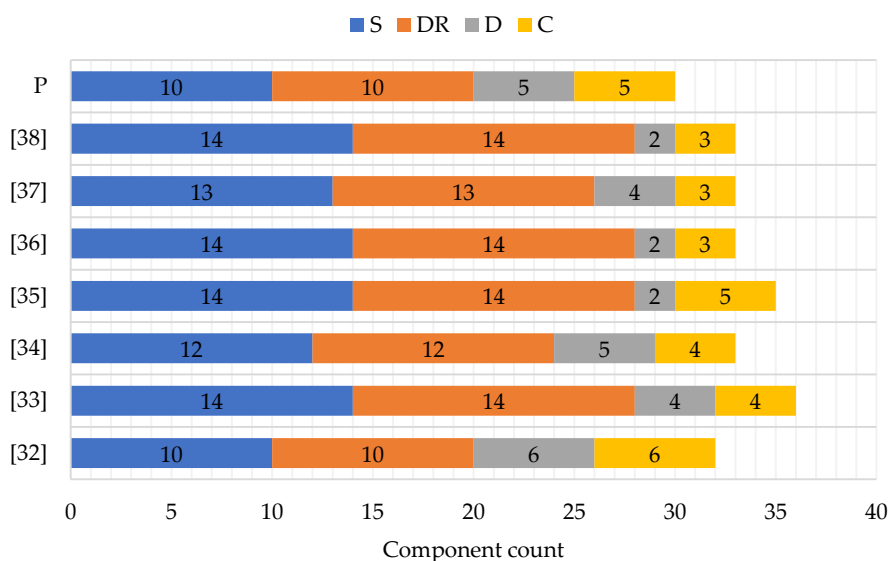
جدول ۴. مقایسه ساختار ۱۷ سطحی پیشنهادی با سایر ساختارهای ۱۷ سطحی مشابه

CF			Ex	I _{ch}	TCD _{av}	TSV _{pu}	N _{MBV}	MBV _{pu}	N _{comp/B}	B	N _{comp}	N _C	N _D	N _{DR}	N _S	N _{DC}	مرجع
$\alpha=1.5$	$\alpha=1.0$	$\alpha=0.5$															
<i>Boost=1</i>																	
2.194	1.894	1.594	×	×	4.2	6.0	2	1	22.00	1	22	2	0	8	10	2	[20]
2.506	2.200	1.894	✓	×	4.1	6.3	2	1	27.00	1	27	4	0	9	12	2	[21]
<i>Boost=2</i>																	
2.009	1.624	1.238	✓	×	6.1	7.0	4	1	14.50	2	29	1	1	12	13	2	[22]
1.868	1.500	1.132	✓	×	6.7	5.8	2	1	13.00	2	26	2	2	10	10	2	[23]
2.059	1.706	1.353	✓	✓	6.2	5.8	8	0.5	17.00	2	34	4	2	13	14	1	[24]
1.976	1.612	1.247	✓	✓	6.6	5.8	2	1	15.00	2	30	6	4	9	10	1	[25]
<i>Boost=4</i>																	
1.688	1.282	0.876	✓	✓	6.8	7.0	2	1	8.00	4	32	6	6	9	10	1	[26]
1.712	1.332	0.953	✓	×	7.5	5.4	8	0.5	9.75	4	39	5	0	16	17	1	[27]
1.641	1.241	0.841	×	×	6.6	7.0	3	1	7.50	4	30	3	2	12	12	1	[28]
1.559	1.176	0.794	×	✓	6.0	7.0	4	1	7.00	4	28	3	2	11	11	1	[29]
1.459	1.144	0.829	×	×	4.5	6.2	2	1	8.75	4	35	4	6	11	12	2	[30]
1.559	1.176	0.794	×	×	6.0	7.0	4	1	7.00	4	28	3	2	11	11	1	[31]
<i>Boost=8</i>																	
1.460	1.054	0.649	✓	×	8.0	5.8	2	1	4.13	8	33	6	6	10	10	1	[32]
1.490	1.084	0.678	×	✓	7.3	6.5	10	0.5	4.63	8	37	4	4	14	14	1	[33]
1.424	1.032	0.641	×	✓	7.2	6.1	8	0.5	4.25	8	34	4	5	12	12	1	[34]
1.376	1.006	0.635	×	×	6.5	6.1	2	1	4.50	8	36	5	2	14	14	1	[35]
1.468	1.062	0.656	×	✓	6.8	7.0	3	1	4.25	8	34	3	2	14	14	1	[36]
1.459	1.056	0.653	×	✓	7.3	6.4	10	0.5	4.25	8	34	3	4	13	13	1	[37]
1.424	1.032	0.641	×	✓	7.4	5.9	9	0.5	4.25	8	34	3	2	14	14	1	[38]
1.154	0.846	0.537	✓	✓	4.7	5.8	2	1	3.87	8	31	5	5	10	10	1	Prop.

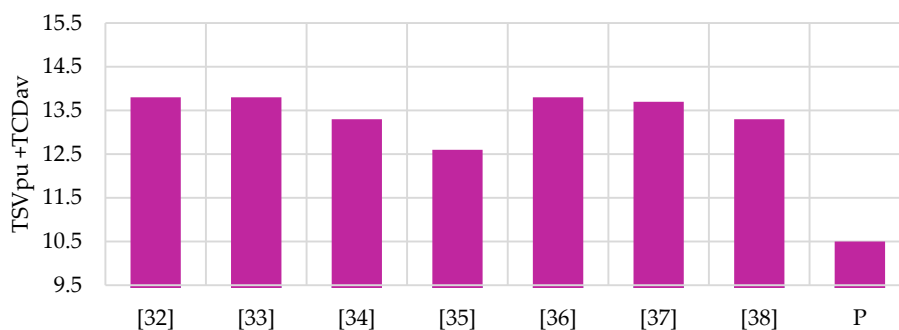
Number of voltage sources (N_{DC}) – Number of switches (N_S) – Number of drivers (N_{DR}) – Number of diodes (N_D) – Number of capacitors (N_C) – Number of components (N_{comp}) – Boost factor (B) – Maximum blocking voltage per unit (MBV_{pu}) – Number of devices with MBV (N_{MBV}) – Total standing voltage per unit (TSV_{pu}) – Average total conducting devices (TCD_{av}) – Charging current limitation (I_{ch}) – Expandability (Ex)

ساختارهای [۲۰]، [۲۸]–[۳۱] و [۳۳]–[۳۸] فاقد قابلیت گسترش بوده و در کاربردهای نیازمند بهره بالاتر، استفاده از طبقات DC–DC اضافی اجتناب‌ناپذیر است. افزون بر این، در ساختارهای [۲۲]، [۲۸]، [۲۹]، [۳۱] و [۳۶] سه یا چهار تجهیز تنش ولتاژ معادل بیشینه خروجی را تحمل می‌کنند و در ساختارهای [۲۰]–[۲۲]، [۲۶]، [۲۸]، [۲۹]، [۳۱]، [۳۳] و [۳۶] با وجود محدودسازی MBV به $0.5V_{max}$ ، بیش از هشت تجهیز در معرض این سطح از تنش ولتاژ قرار دارند که از نظر هزینه و قابلیت اطمینان نامطلوب است.

در ساختارهای فاقد مکانیزم شارژ نرم، جریان هجومی زیاد در لحظه شارژ خازن‌ها به تنش شدید جریان در کلیدها و دیودها، افزایش تلفات و کاهش عمر ادوات منجر می‌شود. در مقابل، ساختار پیشنهادی با پخش فرایند شارژ در بازه زمانی طولانی‌تر، از اعمال جریان‌های لحظه‌ای بزرگ جلوگیری کرده و امکان استفاده از ادوات با رده جریانی پایین‌تر را فراهم می‌کند. این مزیت به‌ویژه در کاربردهای توان متوسط و بالاتر که تکرار سیکل‌های شارژ و دشارژ زیاد است، اهمیت دوچندان می‌یابد. در شکل ۱۲ مقایسهٔ مجموع عناصر (بدون احتساب تک‌منبع ولتاژ) ساختارهای ۲۵ سطحی با بهرهٔ ۱۲ برابری (تک‌منبعی با سطوح و بهرهٔ زیاد) قابل مشاهده است. این پارامتر از مجموع تعداد کلید (N_S)، درایور (N_{DR})، دیود (N_D) و خازن (N_C) به دست آمده است. ساختار پیشنهادی با مجموع عناصر برابر با ۳۰ تجهیز و ۳۱ تجهیز با احتساب تک منبع ورودی، دارای کمترین مقدار نسبت به سایر ساختارهاست. مقایسهٔ مجموع TSD_{pu} و TCD_{av} در ساختارهای ۲۵ سطحی تک‌منبعی با بهرهٔ ۱۲ برابری در شکل ۱۳ انجام شده است. ساختار پیشنهادی (P) به دلیل ترکیب مناسب ادوات، دارای کمترین مقدار نسبت به سایرین است.



شکل ۱۲. مقایسهٔ تعداد عناصر ساختارهای ۲۵ سطحی با بهرهٔ ۱۲ برابری مورد مقایسه در جدول ۴



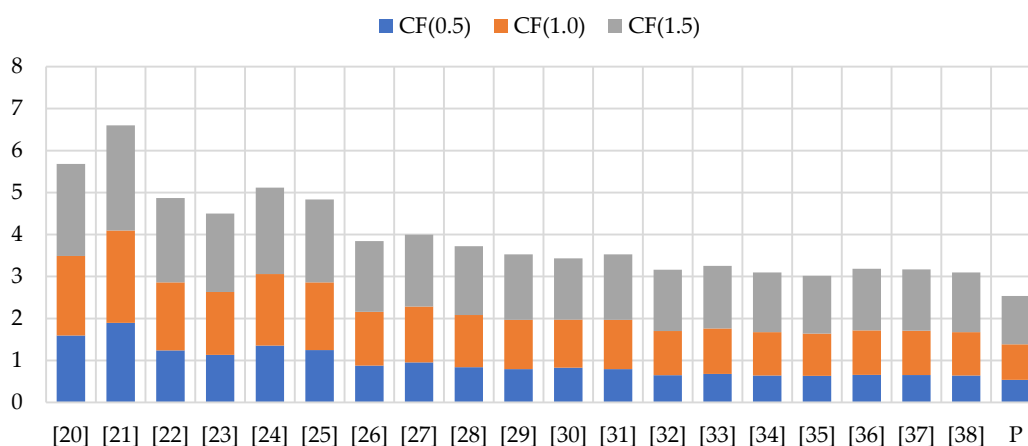
شکل ۱۳. مقایسهٔ مجموع TSD_{pu} و TCD_{av} ساختارهای ۲۵ سطحی با بهرهٔ ۱۲ برابری مورد مقایسه در جدول ۴

بر اساس مقایسه با سایر ساختارهای ۱۷ سطحی کلیدزنی خازنی، ساختار پیشنهادی عملکرد بهتری دارد. این ساختار با ۱۰ کلید و ۳۱ عنصر، کمترین N_{comp} را دارد که نشان‌دهندهٔ سادگی، کاهش هزینه و افزایش چگالی توان است. تنها دو کلید تنش ولتاژ معادل بیشینه ولتاژ خروجی را تحمل می‌کنند و TSV به $5.8V_{max}$ محدود شده که امکان استفاده از ادوات نیمه‌هادی ارزان‌تر را فراهم می‌کند. میانگین عناصر هدایتی در مسیر جریان ۴.۷ است که تلفات هدایتی را کاهش می‌دهد، و جریان هجومی شارژ خازن‌ها محدود شده تا تنش جریان و نیاز به ادوات با تحمل جریان زیاد کاهش یابد. قابلیت گسترش بدون افزایش

قابل توجه تنش ولتاژ یا نیاز به طبقات DC-DC اضافی، ساختار را برای کاربردهای با بهره ولتاژ بالاتر مناسب می‌کند. این ویژگی‌ها مجموعاً هزینه، راندمان، اطمینان و توسعه‌پذیری ساختار پیشنهادی را نسبت به سایر ساختارهای ۱۷ سطحی ارتقا می‌دهند. تابع هزینه (CF) یک معیار مناسب و جامع برای مقایسه بین ساختارهای مختلف اینوترهای چندسطحی مبتنی بر کلیدزنی خازنی است. در رابطه تابع هزینه که در رابطه ۱۶ ارائه شده، پارامترهای مختلفی مانند تعداد کل عناصر ساختار (N_{comp})، TCD_{av} و TSV با ضرایب مختلف وزنی (α) در نظر گرفته شده است.

$$CF = \frac{N_{comp}/B + \alpha(TSV_{pu} + TCD_{av})}{N_L} \quad (16)$$

مقدار CF برای ساختارهای مورد مقایسه به ازای ضرایب وزنی $\alpha=1.5$ ، $\alpha=1$ ، $\alpha=0.5$ در ستون آخر جدول ۴ گزارش شده است. مقایسه مجموع CF به ازای ضرایب α مختلف ($CF(0.5)+CF(1.0)+CF(1.5)$) در شکل ۱۴ قابل مشاهده است. این مقدار برای ساختار پیشنهادی برابر با ۲/۵۳ است که کمترین مقدار بین ساختارهای مورد مقایسه است.



شکل ۱۴. مقایسه مجموع تابع هزینه (CF) ساختارهای مورد مقایسه در جدول ۴ به ازای ضرایب مختلف α

مقایسه هزینه واقعی ساختار پیشنهادی با ساختارهای ۱۷ سطحی کلیدزنی خازنی با بهره هشت‌برابری در جدول ۵ گزارش شده است. هزینه کلی ساختار پیشنهادی ارتباط مستقیمی با تعداد ادوات نیمه‌هادی، درایور کلیدها، جریان عبوری از ادوات نیمه‌هادی و بیشینه ولتاژ مسدودکنندگی کلیدها و دیودها (MBV) دارد. در ساختار پیشنهادی، به دلیل استفاده از تنها ده کلید قدرت، محدودسازی جریان شارژ خازن‌ها و اعمال تنش ولتاژ معادل بیشینه ولتاژ خروجی تنها بر دو کلید، امکان استفاده از ادوات نیمه‌هادی با رده ولتاژی و جریانی پایین‌تر فراهم شده است. همچنین محدود شدن ولتاژ مسدودکنندگی کل (TSV) به $5.8V_{max}$ نقش مؤثری در کاهش هزینه کلیدها و دیودها ایفا می‌کند. در مقایسه هزینه نهایی بدون سینک حرارتی، ساختار پیشنهادی نسبت به بهترین ساختار مقایسه‌ای ([۳۴]) کاهش هزینه ۲/۵ درصدی دارد. همچنین با لحاظ سینک حرارتی در هزینه نهایی، کاهش هزینه نسبت به [۳۴] به ۵/۵ درصد افزایش می‌رسد. در مجموع، ساختار پیشنهادی از منظر اقتصادی گزینه‌ای به‌صرفه محسوب می‌شود.

مطابق جدول ۴، ساختار پیشنهادی یک مبدل ۱۷ سطحی مبتنی بر کلیدزنی خازنی با بهره هشت‌برابری است که با استفاده از ۱۰ کلید، ۵ دیود و ۵ خازن (در مجموع ۳۰ تجهیز شامل ۱۰ درایور) در بین تمام ساختارهای ۱۷ سطحی با بهره هشت‌برابری گزارش شده در مراجع [۳۲]–[۳۸]، کمترین تعداد ادوات کل را دارد. در این ساختار تنها دو تجهیز بیشینه ولتاژ خروجی را تحمل می‌کنند ($N_{MBV}=2$) و بنابراین TSV آن برابر با حدود $5.8V_{max}$ است که از تمام ساختارهای ۱۷ سطحی با بهره هشت‌برابری در [۳۲]–[۳۸] کمتر بوده و به طور مستقیم به کاهش سطح ولتاژ قابل تحمل و هزینه ادوات نیمه‌هادی منجر می‌شود. همچنین، میانگین تعداد ادوات هادی جریان بار (TCD_{av}) در ساختار پیشنهادی برابر با ۴/۷ بوده و در کنار تابع هزینه CF حداقل نسبت به

سایر ساختارها، نشان دهنده تلفات هدایتی و هزینه کلی کمتر است. علاوه بر این، ساختار پیشنهادی ضمن برخورداری از امکان توسعه پذیری به سطوح ولتاژ و بهره های بالاتر، با استفاده از یک سلف کوچک در مسیر مشترک شارژ خازن ها و بدون نیاز به دیود بای پس یا واحد کمکی خارجی، شارژ نرم و محدودسازی جریان هجومی را فراهم می کند؛ قابلیتی که در هیچ یک از ساختارهای ۱۷ سطحی با بهره ۸ برابر [۳۲]–[۳۸] به صورت هم زمان گزارش نشده است. مقایسه هزینه واقعی در جدول ۵ نیز نشان می دهد این ساختار نسبت به بهترین ساختار رقیب در میان مراجع ۱۷ سطحی با بهره هشت برابری (مراج [۳۴])، بدون در نظر گرفتن سینک حرارتی حدود ۲/۵ درصد و با لحاظ کردن سینک حرارتی حدود ۵/۵ درصد کاهش هزینه نهایی دارد؛ در نتیجه، ساختار پیشنهادی در مقایسه با نزدیک ترین مراجع هم رده، هم از نظر عملکرد الکتریکی و هم از منظر اقتصادی، سهم و برتری مشخص و متمایزی ارائه می کند.

جدول ۵. مقایسه هزینه واقعی اینورترهای ۱۷ سطحی مبتنی بر کلیدزنی خازنی با بهره هشت برابری و ولتاژ ورودی ۱۰۰ ولت

تجهیز	پارت نامبر	ولتاژ نامی (V)	جریان نامی (A)	هزینه (\$)	[32]	[33]	[34]	[35]	[36]	[37]	[38]	Prop.
ماسفت	IRFZ20PBF	50	15	1.56	4	3	2	2	3	2	2	2
	IRFP140PBF	100	50	2.35	2	3	4	4	3	2	2	4
	IRFP260NPBF	200	50	4.27	2	8	6	6	5	9	10	2
	IRFP350PBF	400	16	5.08	2	0	0	2	3	0	0	2
درایور	TLP250	-	-	2.38	10	14	12	14	14	13	14	10
دیود	MBR1045	50	10	1.58	2	2	1	0	1	2	2	1
	MBRF10150CTL	100	10	1.85	2	0	2	0	1	0	0	2
	MBRF10200CT	200	10	2.28	2	2	2	2	0	2	0	2
خازن (2200µF)	381LX222M050H012	50	-	3.81	2	2	1	4	1	1	1	1
	SLP222M100C4P3	100	-	5.92	2	1	2	0	1	1	1	2
	SLPX222M200H9P3	200	-	9.25	2	1	1	1	1	1	1	2
هیت سینک	WA-T220-101E	TO-220		2.20	10	14	12	14	14	13	14	10
هزینه کل بدون هیت سینک (\$)												
98.9 105.9 103.9 104.0 110.6 101.4 109.7 102.8												
هزینه کل با هیت سینک (\$)												
120.9 136.7 132.5 134.8 141.4 127.8 140.5 124.8												

Prices from www.mouser.com

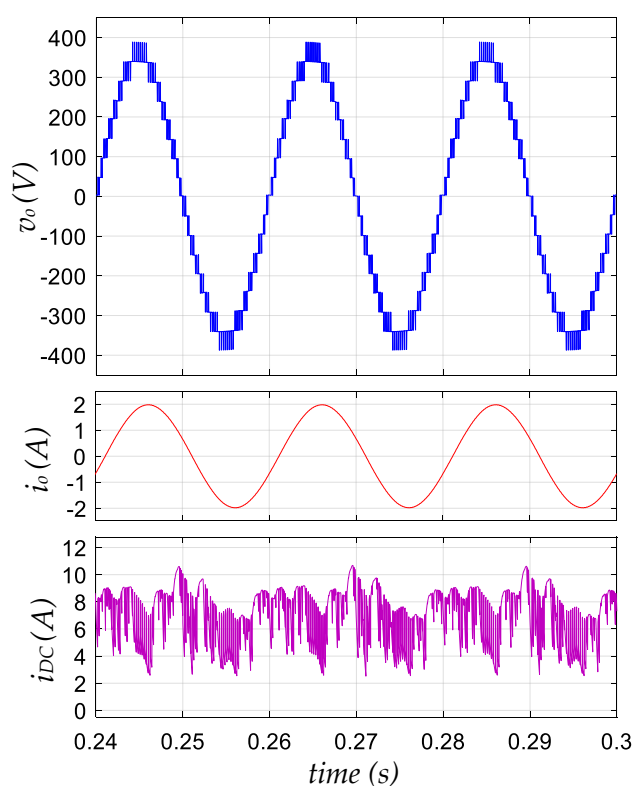
۵. نتایج شبیه سازی

برای تأیید صحت عملکرد و قابلیت عملی ساختار پیشنهادی، یک نمونه آزمایشگاهی مطابق با شکل ۱۵ پیاده سازی شده است. پارامترهای الکتریکی و کنترلی بر اساس ملاحظات طراحی و مطابق با مقادیر ارائه شده در جدول ۶ انتخاب شده اند. توان نامی نمونه شبیه سازی برابر با ۵۳۰ وات در نظر گرفته شده است که امکان ارزیابی عملکرد اینورتر در شرایط مانا و گذرا، بررسی کیفیت ولتاژ خروجی، تعادل ولتاژ خازن ها، محدودسازی جریان هجومی و تنش ادوات را فراهم می کند. نتایج به دست آمده از این نمونه، صحت تحلیل ها و مزایای عملی ساختار پیشنهادی را تأیید می کند.

نتایج ولتاژ و جریان خروجی اینورتر پیشنهادی با اعمال بار اهمی - سلفی در شکل ۱۵ نشان داده شده است. ولتاژ خروجی دارای شکل موج ۱۷ سطحی بوده و حداکثر ولتاژ به حدود ۳۹۰ ولت می رسد که بیانگر بهره هشت برابری ولتاژ با افت ولتاژ نسبتاً کم است. همچنین، گام ولتاژ برابر با حدود ۴۹ ولت است. همچنین، شکل موج خروجی دارای کیفیت مطلوبی است. حداکثر جریان بار با وجود بار اهمی - سلفی به ۲ آمپر می رسد و شکل موج مشابه سینوسی دارد. تنش جریان منبع ولتاژ ورودی نیز در شکل ۱۵ قابل مشاهده است. بیشینه تنش جریان منبع به حدود ۱۰ آمپر (ΔI_{max}) محدود شده است. این امر بیانگر شارژ نرم در ساختار است که به دلیل وجود سلف و ریپل ولتاژ نسبتاً کم حاصل شده است.

جدول ۶. پارامترهای شبیه‌سازی

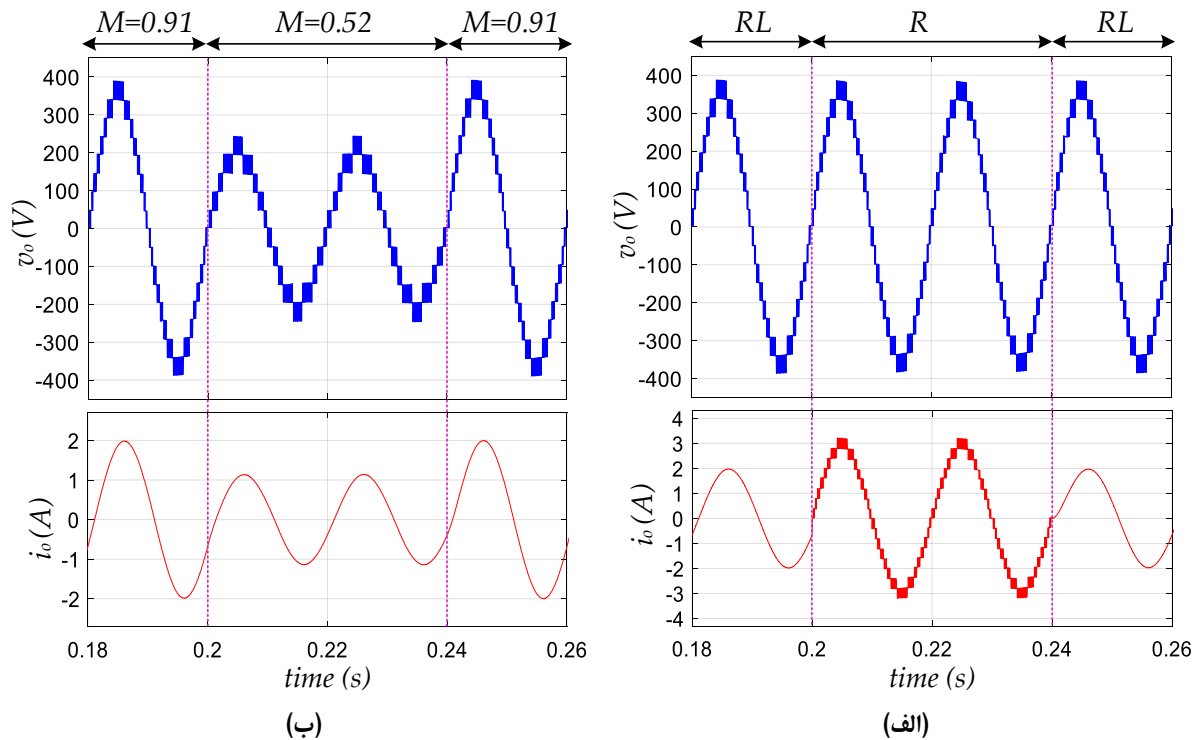
مقادیر	پارامترها
50 Hz	فرکانس پایه (f_0)
4400 Hz	فرکانس کلیدزنی (f_{sw})
50 V	ولتاژ ورودی (E)
390 V	حداکثر ولتاژ خروجی (V_{max})
0.91	اندیس مدولاسیون (M)
50 V, 1800 μ F	C_1
100 V, 1800 μ F	C_3 و C_2
200 V, 2200 μ F	C_4 و C_5
300 μ H	L_{ch}
120 Ω	بار اهمی (R)
170 Ω , 200 mH	بار اهمی سلفی (RL)



شکل ۱۵. نتایج ولتاژ و جریان خروجی و تنش جریان منبع ورودی

نتایج ولتاژ و جریان اینورتر پیشنهادی در شرایط تغییر پویای بار و اندیس مدولاسیون به ترتیب در شکل ۱۶-الف و شکل ۱۶-ب نشان داده شده است. در شکل ۱۶-الف ابتدا با وجود بار اهمی - سلفی بیشینه جریان بار ۲ آمپر بوده و شکل موج جریان سینوسی است. سپس در لحظه ۰/۲ ثانیه با تغییر بار به اهمی خالص، بیشینه جریان بار به ۳/۲ آمپر رسیده است در حالی که شکل موج پلکانی مشابه با ولتاژ خروجی دارد و اختلاف فاز ولتاژ و جریان به صفر رسیده است. افزایش جریان ناشی از کاهش مقدار امپدانس است. در نهایت در لحظه ۰/۲۴ ثانیه، دوباره با اتصال اینورتر به بار اهمی - سلفی، جریان کاهش یافته و به شکل موج اولیه خود می‌رسد. با این حال، در کل این باره، همچنان شکل موج ولتاژ خروجی ثابت بوده و تغییر خاصی مشاهده نمی‌شود. همچنین در شکل ۱۶-ب در ابتدا مقدار اندیس مدولاسیون برابر با ۰/۹۱ است سپس در لحظه ۰/۲ ثانیه با کاهش به ۰/۵۲ تعداد سطوح از ۱۷ سطح به ۱۱ سطح کاهش یافته است و همچنین حداکثر ولتاژ نیز از ۳۹۰ ولت به حدود ۲۴۵ ولت رسیده است در حالی که گام ولتاژ همچنان ثابت بوده و حدود ۴۹ ولت است. همچنین، بیشینه جریان بار از ۲ آمپر به ۱/۲ آمپر کاهش یافته

است که ناشی از کاهش ولتاژ خروجی است. در نهایت، با بازگشت اندیس مدولاسیون به مقدار اولیه برابر با 0.91 واحد، تعداد سطوح از 11 به 17 سطح افزایش یافته و جریان نیز به بیشینه مقدار 2 آمپر رسیده است.

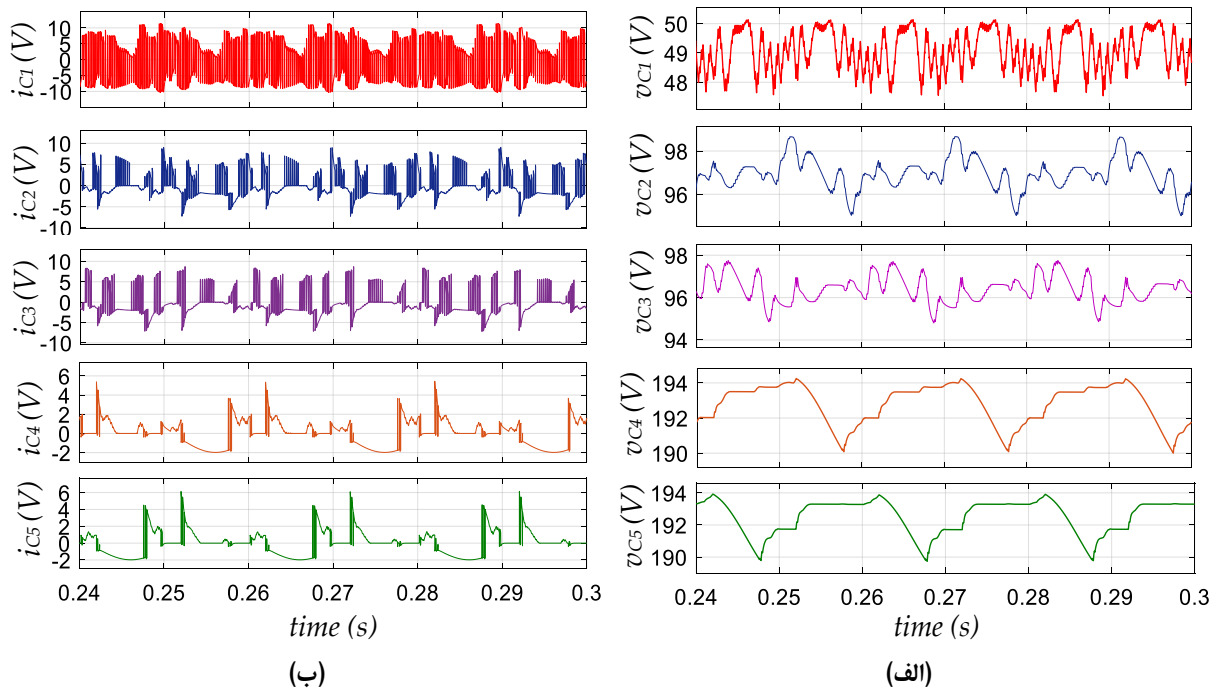


شکل ۱۶. نتایج ولتاژ و جریان خروجی در شرایط پویای بار و اندیس مدولاسیون. (الف) تغییر پویای بار بین اهمی و اهمی-سلفی و (ب) تغییر اندیس مدولاسیون بین 0.91 و 0.52 واحد

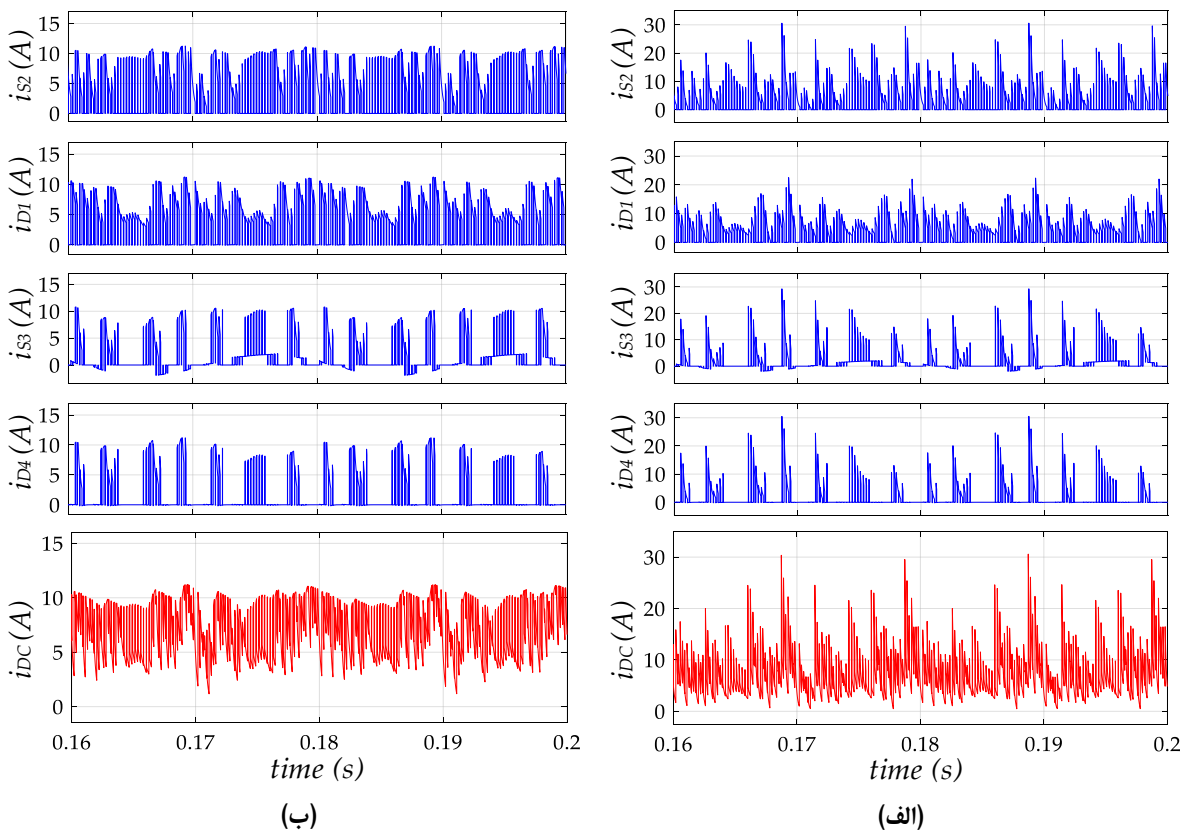
تنش ولتاژ و جریان خازن‌های ساختار ۱۷ سطحی پیشنهادی در شکل ۱۷ قابل مشاهده است. مطابق با شکل ۱۷-الف، ولتاژ نامی خازن C_1 برابر با 50 ولت است. حداکثر ریپل ولتاژ C_1 به $2/4$ ولت محدود شده است که برابر با $4/8$ درصد است. ولتاژ نامی C_2 برابر با 99 ولت است که بیانگر افت ولتاژ 1 ولتی است. در حالی که ریپل ولتاژ آن برابر با $3/5$ ولت است که معادل با $3/5$ درصد ولتاژ آن است. ولتاژ نامی C_3 برابر با 98 ولت بوده و حداکثر ریپل ولتاژ به 3 ولت محدود شده است که 3 درصد ولتاژ نامی آن است. همچنین، ولتاژ نامی C_4 و C_5 مشابه با هم و برابر با 194 ولت است. همچنین، حداکثر ریپل ولتاژ آن‌ها به 4 ولت محدود شده که حدود 2 درصد ولتاژ آن‌هاست. مطابق با شکل ۱۷-ب، بیشینه جریان شارژ خازن C_1 به 11 محدود شده است. حداکثر جریان شارژ دو خازن C_2 و C_3 نیز مشابه با هم و برابر با 8 آمپر است. بیشینه جریان خازن C_4 به 5 آمپر محدود شده است و جریان C_5 در نهایت به 6 آمپر می‌رسد.

نتایج مربوط به ریپل جریان برخی از کلیدها و دیودهای درگیر در مسیر شارژ، و نیز جریان منبع ورودی، در دو حالت بدون سلف محدودساز و با حضور سلف محدودساز جریان شارژ در شکل ۱۸ ارائه شده است.

همان‌گونه که در شکل ۱۸-الف مشاهده می‌شود، در حالت بدون سلف، بیشینه جریان هجومی در عناصر ساختار پیشنهادی و همچنین جریان منبع ورودی تا حدود 30 آمپر افزایش می‌یابد. در مقابل، مطابق شکل ۱۸-ب، با قرارگیری سلف در مسیر شارژ، این مقدار به حدود 10 آمپر محدود می‌شود. این نتایج نشان می‌دهد سلف محدودساز جریان در ساختار پیشنهادی، جریان هجومی را به طور محسوسی کاهش می‌دهد و از بروز تنش جریان شدید در کلیدها، دیودها و منبع ورودی جلوگیری می‌کند. در نتیجه، نیاز به به‌کارگیری ادوات با قابلیت تحمل جریان‌های هجومی بالا کاهش یافته و علاوه بر افزایش قابلیت اطمینان و عمر مفید اجزاء، هزینه ادوات نیز کاهش می‌یابد. افزون بر این، همان‌طور که از تحلیل شکل ۱۱ نیز برمی‌آید، حضور سلف موجب توزیع فرایند شارژ در کل بازه تناوب شده و به دلیل وابستگی تلفات هدایتی به مربع جریان، به بهبود راندمان اینورتر نیز منجر می‌شود.

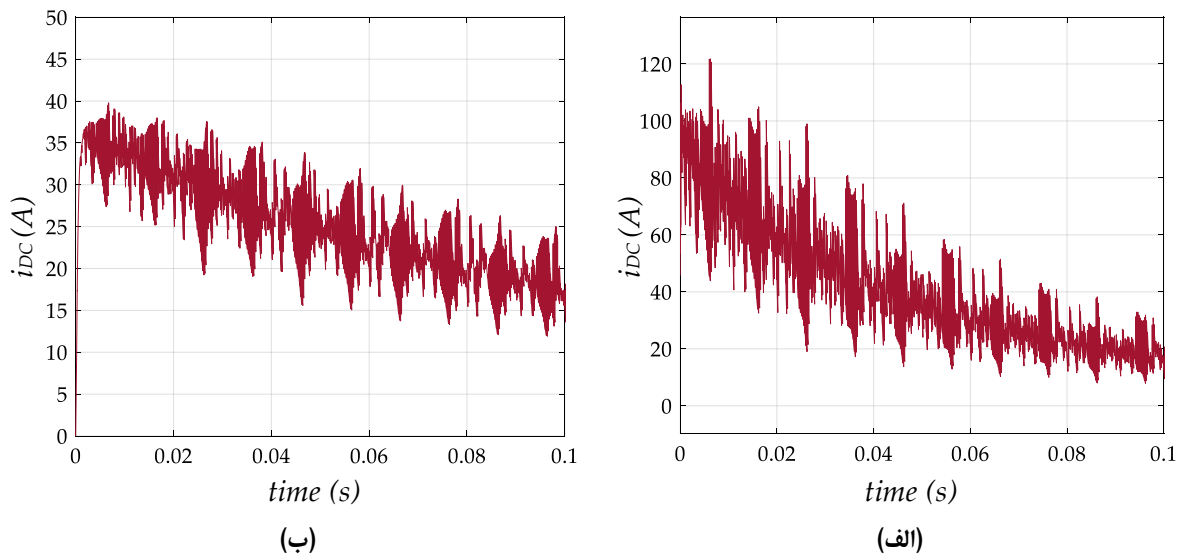


شکل ۱۷. نتایج تنش ولتاژ و جریان خازن‌های ساختار پیشنهادی. (الف) تنش ولتاژ و (ب) تنش جریان



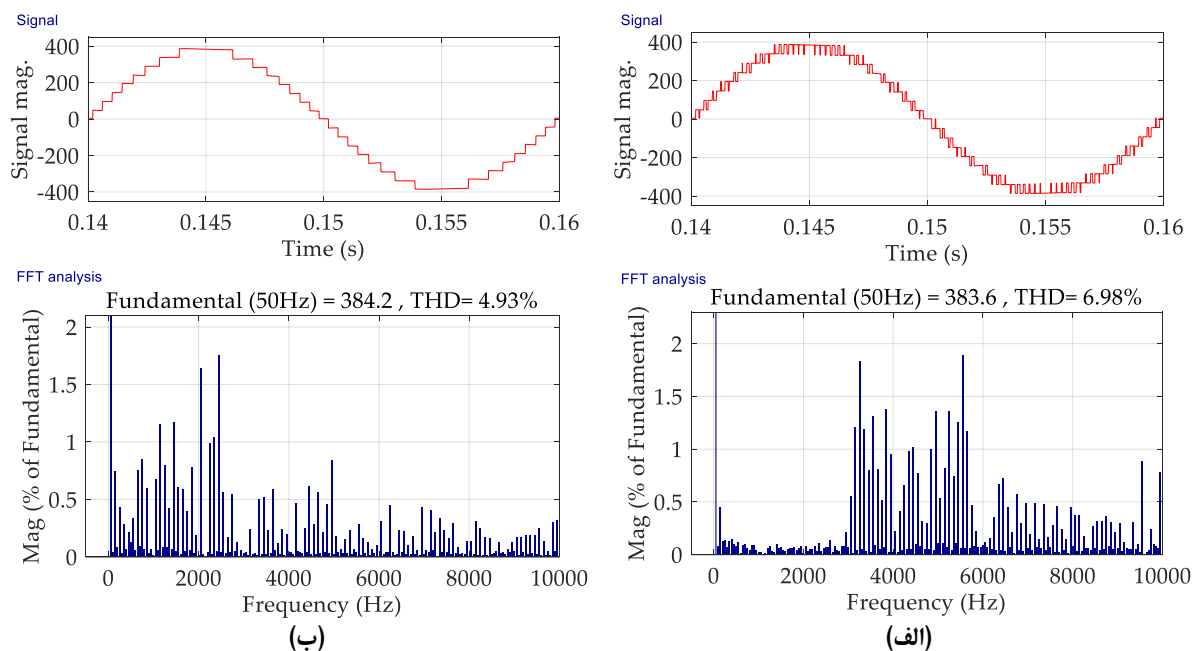
شکل ۱۸. مقایسه ریبیل جریان کلیدها و دیودهای مسیر شارژ و جریان منبع ورودی در دو حالت: (الف) بدون سلف محدودساز جریان، (ب) با حضور سلف محدودساز جریان در مسیر شارژ

شکل ۱۹ رفتار گذرای جریان ورودی اینورتر را در چند تناوب ابتدایی سوئیچینگ، برای دو حالت بدون سلف محدودساز جریان و با حضور سلف، مقایسه می‌کند. مطابق شکل ۱۹-الف، در حالت بدون سلف، جریان منبع ورودی در لحظات آغازین راه‌اندازی با شیب بسیار زیاد افزایش می‌یابد و پیک‌های جریان قابل توجهی ایجاد می‌شود که ناشی از شارژ ناگهانی خازن‌ها و وجود چندین مسیر موازی تبادل انرژی در ساختار است. در مقابل، در شکل ۱۹-ب مشاهده می‌شود که قرارگیری سلف، شیب تغییرات جریان (di/dt) را کاهش داده و فرایند شارژ در ساختار را تدریجی‌تر می‌کند؛ هرچند یک پیک گذرای کوتاه‌مدت با مقدار حدود ۴۰ آمپر همچنان در چند تناوب ابتدایی دیده می‌شود، اما این پیک به سرعت فروکش کرده و جریان در ادامه در محدوده ۱۰ تا ۱۵ آمپر تثبیت می‌شود. نکته حائز اهمیت آن است که در ساختارهای چندحلقه‌ای، جریان منبع ورودی محل تجمع مسیرهای مختلف شارژ خازن‌ها و جریان بار است و از این‌رو، در مقالات مرتبط نیز تنش جریان منبع به عنوان بیشترین تنش جریان ساختار و معیار اصلی ارزیابی جریان هجومی گزارش می‌شود. در مقابل، برخی کلیدها یا دیودها تنها در مسیر جریان بار قرار دارند و برخی دیگر فقط جریان شارژ یک خازن مشخص را عبور می‌دهند؛ بنابراین میزان تنش جریان آن‌ها لزوماً برابر با تنش جریان منبع نیست. با توجه به کوتاه بودن مدت پیک اولیه و ظرفیت تحمل جریان پالسی ادوات نیمه‌هادی، این پیک گذرا موجب تنش حرارتی قابل توجهی در عناصر مدار نمی‌شود. نتایج بیان شده نشان می‌دهد سلف محدودساز، ضمن بهبود رفتار گذرا و کاهش di/dt ، نقش مؤثری در تحقق شارژ نرم (soft-charging) و محدودسازی جریان در عملکرد پایدار ساختار پیشنهادی دارد.

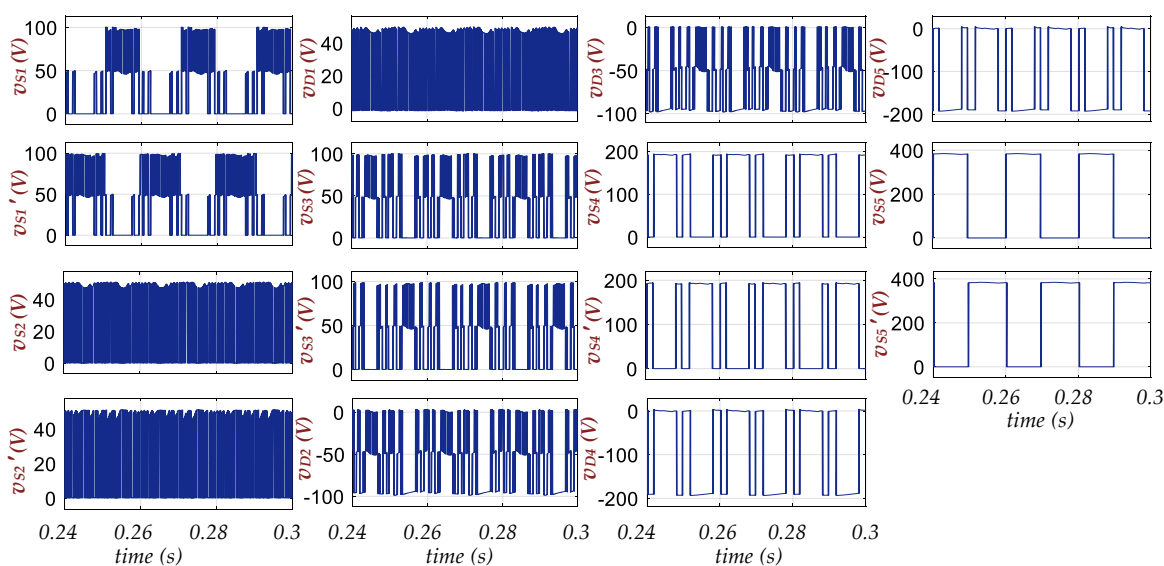


شکل ۱۹. مقایسه تنش جریان منبع در پنج دوره تناوب ابتدای راه‌اندازی اینورتر در دو حالت: (الف) بدون سلف محدودساز جریان، (ب) با حضور سلف محدودساز جریان در مسیر شارژ

طیف هارمونیک ولتاژ خروجی در شکل ۲۰ نشان داده شده است. در شکل ۲۰-الف با مدولاسیون PWM، اعوجاج هارمونیک کل (THD) ولتاژ خروجی برابر با ۶/۹۸ درصد حاصل شده است. مقدار دامنه مؤلفه اصلی ولتاژ نیز برابر با ۳۸۳/۶ ولت است. مزیت مهم در مدولاسیون PWM وجود هارمونیک‌هایی با دامنه بیشتر در فرکانس‌های بالاتر است که قابلیت فیلتر ساده‌تر دارد. همچنین در شکل ۲۰-ب با اعمال مدولاسیون نزدیک‌ترین سطح (NLM) مقدار THD ولتاژ خروجی برابر با ۴/۹۳ درصد حاصل شده است. همچنین، مقدار دامنه مؤلفه اصلی ولتاژ برابر با ۳۸۴/۲ ولت است. در این حالت، هارمونیک‌هایی با دامنه بیشتر در فرکانس کمتر نیز رخ می‌دهند. اگرچه مقدار THD در روش NLM کمتر است، اما تمرکز هارمونیک‌ها در فرکانس‌های پایین‌تر باعث پیچیدگی فیلتر خروجی می‌شود، در حالی که در روش PWM هارمونیک‌های غالب به فرکانس‌های بالاتر منتقل شده و فیلترپذیری بهتری فراهم می‌شود. تنش ولتاژ کلیدها و دیودهای ساختار ۱۷ سطحی پیشنهادی در بازه سه دوره تناوب مؤلفه اصلی در شکل ۲۱ قابل مشاهده است.



شکل ۲۰. نمودار طیف هارمونیک ولتاژ خروجی. (الف) با اعمال تکنیک PWM و (ب) با اعمال تکنیک NLM



شکل ۲۱. تنش ولتاژ کلیدها و دیودهای ساختار ۱۷ سطحی پیشنهادی با وجود حداکثر ولتاژ خروجی برابر با ۴۰۰ ولت

مطابق شکل ۲۱، با وجود حداکثر ولتاژ خروجی برابر با ۴۰۰ ولت، بیشینه تنش ولتاژ (MBV) در سه نیمه‌هادی برابر با ۵۰ ولت، در شش نیمه‌هادی برابر با ۱۰۰ ولت، در چهار نیمه‌هادی برابر با ۲۰۰ ولت و در دو نیمه‌هادی برابر با ۴۰۰ ولت است. در نتیجه تنها دو نیمه‌هادی در معرض MBV قرار دارند. در این شرایط مقدار TSV حدود $5.8V_{max}$ حاصل می‌شود. همچنین مطابق شکل ۲۱ کلیدهایی که تنش ولتاژ بیشتری دارند، در تنش کمتری از حیث تعداد تغییر حالت کلیدزنی قرار دارند. این امر باعث توزیع نسبتاً متوازن تلفات کلیدزنی در عناصر ساختار می‌شود.

۶. نتیجه‌گیری

در این پژوهش، یک اینورتر ۱۷ سطحی مبتنی بر کلیدزنی خازنی با قابلیت افزایش هشت‌برابری ولتاژ و عملکرد شارژ نرم معرفی و صحت عملکرد آن به صورت جامع از طریق شبیه‌سازی در محیط Matlab/Simulink ارزیابی شد. ساختار پیشنهادی برای

کاربردهای توان متوسط مناسب است، زیرا در مقایسه با بسیاری از مبدل‌های ۱۷ سطحی موجود، تعداد ادوات کمتر، تنش ولتاژ پایین‌تر و قابلیت محدودسازی جریان هجومی ساده‌تری ارائه می‌دهد. ساختار پیشنهادی با بهره‌گیری از ده کلید، پنج دیود و پنج خازن و استفاده از پنج سیگنال کنترلی منفرد، توانایی تولید ولتاژ خروجی شبه‌سینوسی ۱۷ سطحی با حداکثر ولتاژ حدود ۳۸۵-۳۹۰ ولت و گام ولتاژ تقریباً ۴۹ ولت را از یک منبع ۵۰ ولتی نشان داد که بیانگر بهره ولتاژ بالا با افت ولتاژ کم است. ساختار پیشنهادی با بهره ولتاژ ۸ برابری، ۱۰ کلید، پنج سیگنال کنترلی مستقل، تعادل خودکار خازن‌ها و شارژ نرم با یک سلف کوچک مشترک، عملکردی فشرده و کم‌پیچیدگی ارائه می‌دهد. نتایج شبیه‌سازی در شرایط بار اهمی و اهمی. سلفی و نیز تغییرات پویای بار و اندیس مدولاسیون، پایداری مناسب ولتاژ خروجی، حفظ تعادل ولتاژ خازن‌ها و عملکرد صحیح ساختار را تأیید می‌کند. به‌کارگیری سلف شارژ مشترک با مقدار ۳۰۰ میکروهنری موجب محدودسازی مؤثر جریان هجومی شده، به طوری که بیشینه جریان ورودی به حدود ۱۰ تا ۱۱ آمپر محدود شده و فرایند شارژ خازن‌ها به صورت نرم انجام گرفته است. با وجود استفاده از خازن‌هایی با ظرفیت نسبتاً کم (۱۸۰۰ و ۲۲۰۰ میکروفاراد)، ریپل ولتاژ خازن‌ها در بازه حدود ۲ تا ۵ درصد باقی مانده است که نشان‌دهنده کارایی مناسب راهبرد شارژ پیشنهادی است. تحلیل تلفات نشان داد راندمان ساختار در توان خروجی ۵۳۰ وات به حدود ۹۶/۷۸ درصد می‌رسد و بیشترین سهم تلفات به عناصر مسیر شارژ اختصاص دارد، در حالی که توزیع تنش ولتاژ میان کلیدها متوازن بوده و تنها دو کلید در معرض بیشینه ولتاژ خروجی قرار دارند. بررسی کیفیت توان نیز نشان داد اعوجاج هارمونیکی کل ولتاژ خروجی در مدولاسیون PWM حدود ۶/۹۸ درصد و در مدولاسیون NLM حدود ۴/۹۳ درصد است که در هر دو حالت کیفیت مناسب ولتاژ خروجی را تأیید می‌کند. بنابراین، نتایج به‌دست‌آمده نشان می‌دهد ساختار پیشنهادی نه تنها گپ موجود در زمینه کاهش هم‌زمان تعداد ادوات، تنش ولتاژ و جریان هجومی را برطرف می‌کند، بلکه از نظر سادگی کنترل، قابلیت پیاده‌سازی عملی و کاهش نیاز به مدارهای کمکی نیز نسبت به بسیاری از ساختارهای مشابه مزیت دارد. در مجموع، نتایج شبیه‌سازی بیانگر برتری این ساختار از نظر سادگی کنترل، تعداد اجزای کمتر، راندمان بالا و عملکرد مناسب در شرایط مانا و گذرا بوده و آن را به گزینه‌ای مناسب برای کاربردهایی نظیر سیستم‌های فتوولتائیک، تولید پراکنده و درایوهای الکتریکی تبدیل می‌کند.

منابع

- [1] Abbasian Hamedani E, Bahrami Yajloo A, Talebi S. A comprehensive review on carbon capture, transportation, storage, and utilization technologies; part I: Carbon capture technologies. *Advances in Energy Sciences and Technologies*. 2025 Jun 1;1(1):119-32.
- [2] Hamedani EA, Khodaparast P, Hosseini E, Mahmudy T, Yajloo AB. A mini-review of energy hub: Concept, components, classifications, and applications. *Energy Reports*. 2026 Jun 1;15:108886.
- [3] G. M O, S. A L, M JS. 60 Flat PWM technique for single-source switched-capacitor multilevel inverter with quadruple voltage boost and enhanced output. *Scientific Reports*. 2025 Jul 2;15(1):23637.
- [4] Panda KP, Dalai SK, Sharma R, Solanki S, Panda G. Common-Ground Boosting Compact Multilevel Inverter Topology for Solar PV Applications. *IEEE Access*. 2025 Dec 4;13:206198-210.
- [5] de Oliveira Assunção G, Yazdani A, Wu B. Scalable Bidirectional Switched-Capacitor Multilevel Inverter With Enhanced Voltage Gain. *IEEE Transactions on Power Electronics*. 2025 May 8;40(9):13931-40.
- [6] Awadelseed A, Lewicki A, Kondratenko D. 1- ϕ Seven-Level Switched-Capacitor Boost Multilevel Inverter Topology With Optimized Number of Components. *IEEE Access*. 2025 Apr 7;13:64148-59.
- [7] Mansourizadeh H, Hosseinpour M, Seifi A. A Step-Up Inductorless 11-Level Boosting Inverter With Lower Standing Voltage and Limited Input Spike Current. *IEEE Access*. 2025 Nov 18;13:202010-29.
- [8] Ebrahimi J, Akbari A, Eren S, Bakhshai A. A single-phase seven-level nested switched-capacitor converter with enhancing lifetime and reducing size of flying capacitors. *IEEE Transactions on Power Electronics*. 2025 Mar 4;40(7):9234-48.
- [9] Poulad A, Hosseinpour M, Najafi M, Ghasemi A. A 7-Level Switched-Capacitor Inverter with Common-Ground Configuration and Voltage Boost Capability for Solar Energy Applications. *Iranica Journal of Energy & Environment*. 2026 Jan 1;17(1):93-108.
- [10] Poulad A, Hosseinpour M, Najafi M, Ghasemi A. An eleven level single source switched capacitor boost inverter with reduced component stress and limited inrush current. *Scientific Reports*. 2025 Aug 24;15(1):31089.
- [11] Ranjbar MJ, Yousefi H, Astaraei FR, Rad MA. Addressing water scarcity and energy sustainability through PV-desalination systems: A case study on the southern coast of Iran. *Energy Nexus*. 2025 Jun 1;18:100425.
- [12] Hussan MR, Al-Hitmi MA, Siddique MD, Islam S, Iqbal A. Triple boost switched capacitor multilevel inverter (TB-SCMLI) with reduced components and self-voltage balance. *IET Power Electronics*. 2026 Jan;19(1):e12561.
- [13] Prasad Rao VS, Peddapati S, Kumar B. A voltage-boosting seven-level switched capacitor multilevel inverter with reduced device count. *IEEE Journal of Emerging and Selected Topics in Power Electronics*. 2023 Dec 13;12(1):743-53.
- [14] Memiş M, Karakiliç M. 7-level soft charging switched capacitor multilevel inverter. *IEEE Access*. 2025 Apr 14;13:77239-51.
- [15] Kumar D, Dhal G, Sahu PK, Nanda L, Jena K. A New Single-Source Switched-Capacitor Based 9-Level Boost Inverter Topology with Reduced Part Count: Switched-Capacitor Based 9-Level Boost Inverter Topology. *ECTI Transactions on Electrical Engineering, Electronics, and Communications*. 2025 Jun 28;23(2).
- [16] Ahmed MS, Raushan R, Ahmad MW. An inductorless triple boost 13-level switched capacitor inverter with reduced ripple current. *IEEE Transactions on Power Electronics*. 2024 May 7;39(8):9891-901.
- [17] Siddique MD, Husain MA, Hussan MR, Iqbal A, Mekhilef S, Seyedmahmoudian M, Stojcevski A. A new configurable switched-capacitor based boost inverter with reduced component count for renewable energy applications. *e-Prime-Advances in Electrical Engineering, Electronics and Energy*. 2024 Sep 1;9:100626.

- [18] Hosseinpour M, Mansourizadeh H, Seifi A. Cost-effective single-source 25-level inverter achieving twelvefold voltage gain with redundant switching and hybrid modulation. *Scientific Reports*. 2026 Apr 21. Early access.
- [19] Hosseinpour M, Mansourizadeh H, Seifi A, Heydari-doostabad H. A thirteen-level inverter with a modified hybrid PS-PWM technique and reduced devices. *Computers and Electrical Engineering*. 2026 Jun 1;134:111097.
- [20] Pourfarrokhi S, Adabi J, Zare F. A novel multilevel inverter with self-balancing capability of capacitors voltage; structure, modulation, and operation. *IEEE Journal of Emerging and Selected Topics in Power Electronics*. 2022 Nov 14;11(2):1854-64.
- [21] Arif MS, Mustafa U, Ayob SB, Rodriguez J, Nadeem A, Abdelrahman M. Asymmetrical 17-level inverter topology with reduced total standing voltage and device count. *IEEE Access*. 2021 May 6;9:69710-23.
- [22] Hosseinzadeh MA, Sarebanzadeh M, Garcia CF, Babaei E, Rodriguez J, Kennel R. Reduced multisource switched-capacitor multilevel inverter topologies. *IEEE Transactions on Power Electronics*. 2022 Jul 15;37(12):14647-66.
- [23] Alishah RS, Hosseini SH, Babaei E, Sabahi M, Gharehpetian GB. New high step-up multilevel converter topology with self-voltage balancing ability and its optimization analysis. *IEEE Transactions on Industrial Electronics*. 2017 Mar 29;64(9):7060-70.
- [24] Majumdar S, Jana KC, Pal PK, Sangwongwanich A, Blaabjerg F. Design and implementation of a single-source 17-level inverter for a single-phase transformer-less grid-connected photovoltaic systems. *IEEE Journal of Emerging and Selected Topics in Power Electronics*. 2021 Dec 6;10(4):4469-85.
- [25] Ye Y, Chen S, Hua T, Lin M, Wang X. Self-balanced multilevel inverter with hybrid double-and half-mode switched capacitor. *IEEE Transactions on Industrial Electronics*. 2021 Jun 10;69(6):5735-44.
- [26] Jahan HK, Abapour M, Zare K, Hosseini SH, Blaabjerg F, Yang Y. A multilevel inverter with minimized components featuring self-balancing and boosting capabilities for PV applications. *IEEE Journal of Emerging and Selected Topics in Power Electronics*. 2019 Jun 12;11(1):1169-78.
- [27] Lin W, Zeng J, Liu J, Yan Z, Hu R. Generalized symmetrical step-up multilevel inverter using crisscross capacitor units. *IEEE Transactions on Industrial Electronics*. 2019 Sep 25;67(9):7439-50.
- [28] Panda, K.P., Bana, P.R., Kiselychnyk, O., Wang, J. and Panda, G., 2021. A single-source switched-capacitor-based step-up multilevel inverter with reduced components. *IEEE Transactions on Industry Applications*, 57(4), pp.3801-3811.
- [29] Hosseinpour M, Derakhshandeh M, Seifi A, Shahparasti M. A 17-level quadruple boost switched-capacitor inverter with reduced devices and limited charge current. *Scientific Reports*. 2024 Mar 14;14(1):6233.
- [30] Roy T, Nandi S, Patel R, Misra B, Nayak B. Investigation of an extendable multisource switched-capacitor multilevel inverter with reduced device count. *IEEE Journal of Emerging and Selected Topics in Power Electronics*. 2024 Dec 30;13(3):3013-27.
- [31] Ahmed MS, Raushan R, Ahmad MW. A reduced component count self-balance quadruple boost seventeen-level switched capacitor inverter. *IEEE Journal of Emerging and Selected Topics in Power Electronics*. 2023 Dec 5;12(1):791-802.
- [32] Saeedian M, Adabi ME, Hosseini SM, Adabi J, Pouresmaeil E. A novel step-up single source multilevel inverter: Topology, operating principle, and modulation. *IEEE Transactions on Power Electronics*. 2018 Jun 18;34(4):3269-82.
- [33] Ali JS, Almakhles DJ, Elmorshedy MF. High boost seventeen-level switched capacitor inverter topology with continuous input current. *IEEE Journal of Emerging and Selected Topics in Power Electronics*. 2022 Dec 16;11(3):2742-54.
- [34] Anand V, Singh V, Guo X, Sathik MA, Siwakoti YP, Mekhilef S, Blaabjerg F. Seventeen level switched capacitor inverters with the capability of high voltage gain and low inrush current. *IEEE Journal of Emerging and Selected Topics in Industrial Electronics*. 2023 Jul 4;4(4):1138-50.
- [35] Athapaththu R, Soni AK, Roy T, Behera S, Patel R. Study of a Single Source Based High Gain 25 Level Switched Capacitor Multilevel Inverter. In 2025 3rd IEEE International Conference on Industrial Electronics: Developments & Applications (ICIDEA) 2025 Feb 21 (pp. 1-6). IEEE.

- [36] Singh AK, Mandal RK. A new switched capacitor based multi-level inverter with fewer capacitors. *International Journal of Electronics*. 2023 Aug 3;110(8):1393-407.
- [37] Hosseinpour M, Noori M, Shahparasti M. A 17-level octuple boost switched-capacitor inverter with lower voltage stress on devices. *Scientific Reports*. 2024 Jun 22;14(1):14411.
- [38] Singh AK, Mandal RK. A novel 17-level reduced component single DC switched-capacitor-based inverter with reduced input spike current. *IEEE Journal of Emerging and Selected Topics in Power Electronics*. 2022 Apr 11;10(5):6045-56.
- [39] Mansourizadeh H, Hosseinpour M, Seifi A, Shahparasti M. A 13-level switched-capacitor-based multilevel inverter with reduced components and inrush current limitation. *Scientific Reports*. 2025 Jan 2;15(1):290.
- [40] Panda KP, Dalai SK, Gopal Y, Panda G. Common-Ground Boosting Multilevel Inverter Topology with Optimal Components Count. In *Multilevel Inverter Technology for Renewable Energy Systems: Enhancing Efficiency and Sustainability Through Advanced Power Conversion Solutions 2026* Jan 2 (pp. 107-119). Cham: Springer Nature Switzerland.
- [41] Khan MN, Barzegarkhoo R, Siwakoti YP, Khan SA, Li L, Blaabjerg F. A new switched-capacitor multilevel inverter with soft start and quasi resonant charging capabilities. *International Journal of Electrical Power & Energy Systems*. 2022 Feb 1;135:107412.
- [42] Mansourizadeh H, Hosseinpour M, Seifi A, Shahparasti M. A hybrid phase-shifted PWM technique for a 13-level inverter with low switch count and suppressed charging spike. *Scientific Reports*. 2025 Jul 30;15(1):27811.
- [43] Hosseinpour M, Mansourizadeh H, Seifi A, Sajedi S. An extendable 17-level inverter with suppressed inrush current and reduced component count. *IEEE Access*. 2025 Apr 8;13:66149-69.